

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Shoji OKUDA, et al.**

Serial No.: **Not Yet Assigned**

Filed: **August 29, 2003**

For. **METHOD FOR FABRICATING A MICRO MACHINE**

**CLAIM FOR PRIORITY UNDER 35 U.S.C. 119**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Date: August 29, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

**Japanese Appln. No. 2002-271644, filed September 18, 2002**

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP



William G. Kratz, Jr.  
Reg. No. 22,631

WGK/II  
Atty. Docket No. 031081  
Suite 1000  
1725 K Street, N.W.  
Washington, D.C. 20006  
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出願年月日  
Date of Application:

2002年 9月18日

出願番号  
Application Number:

特願2002-271644

[ST.10/C]:

[JP2002-271644]

出願人

Applicant(s):

富士通株式会社

2003年 1月24日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎

出証番号 出証特2003-3000756

【書類名】 特許願

【整理番号】 0240841

【提出日】 平成14年 9月18日

【あて先】 特許庁長官殿

【国際特許分類】 G02B 26/08

【発明の名称】 マイクロマシンの製造方法

【請求項の数】 9

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 奥田 章二

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 徳永 博司

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 壺井 修

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100087479

【弁理士】

【氏名又は名称】 北野 好人

【選任した代理人】

【識別番号】 100114915

【弁理士】

【氏名又は名称】 三村 治彦

【手数料の表示】

【予納台帳番号】 003300

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0012600

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マイクロマシンの製造方法

【特許請求の範囲】

【請求項 1】 第 1 の半導体基板の第 1 の領域に酸素イオンを注入し、熱処理を行うことにより、前記第 1 の半導体基板内に前記第 1 の半導体基板の表面から離間して埋め込まれた酸化膜を形成する工程と、

前記第 1 の半導体基板の前記酸化膜が埋め込まれた側の面と第 2 の半導体基板とを、絶縁膜を介して貼り合わせる工程と、

前記第 1 の半導体基板の前記酸化膜が埋め込まれた側の面と反対の面に、前記第 1 の領域及び前記第 1 の領域の両側の第 2 の領域を開口する第 1 のマスクを形成する工程と、

前記第 1 のマスク及び前記酸化膜をマスクとして、前記第 1 の半導体基板をエッチングし、前記酸化膜と前記絶縁膜との間に、前記第 1 の半導体基板と一体に形成されたバネ部分を形成することにより、前記バネ部分を有するトーションバーを形成する工程と、

前記第 2 の半導体基板の前記第 1 の半導体基板と貼り合わされた面と反対の面に、前記第 1 の領域及び前記第 2 の領域を開口する第 2 のマスクを形成する工程と、

前記第 2 のマスクをマスクとして、前記第 2 の半導体基板をエッチングする工程と、

前記第 1 の領域及び前記第 2 の領域の前記絶縁膜をエッチングする工程とを有することを特徴とするマイクロマシンの製造方法。

【請求項 2】 請求項 1 記載のマイクロマシンの製造方法において、

前記酸化膜を埋め込む工程では、前記第 1 の半導体基板に酸素イオンを注入した後、前記第 1 の半導体基板の前記酸素イオンが注入された側の面上に、半導体層を更に形成する

ことを特徴とするマイクロマシンの製造方法。

【請求項 3】 請求項 1 又は 2 記載のマイクロマシンの製造方法において、前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる工程の前に、

前記第 2 の半導体基板の前記第 1 の半導体基板と貼り合わされる面側の前記第 1 の領域に酸素イオンを注入し、熱処理を行うことにより、前記第 2 の半導体基板内に前記第 2 の半導体基板の表面から離間して埋め込まれた他の酸化膜を形成する工程を更に有し、

前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる工程では、前記第 1 の半導体基板の前記酸化膜が埋め込まれた側の面と、前記第 2 の半導体基板の前記他の酸化膜が埋め込まれた側の面とを前記絶縁膜を介して貼り合わせ、

前記トーションバーを形成する工程では、前記第 2 のマスク及び前記他の酸化膜をマスクとして、前記第 2 の半導体基板をエッチングし、前記他の酸化膜と前記絶縁膜との間に、前記第 2 の半導体基板と一体に形成された他のバネ部分を形成することにより、前記他のバネ部分を更に有する前記トーションバーを形成する

ことを特徴とするマイクロマシンの製造方法。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項に記載のマイクロマシンの製造方法において、

前記他の酸化膜を埋め込む工程では、前記第 2 の半導体基板に酸素イオンを注入した後に、前記第 2 の半導体基板の前記酸素イオンが注入された側の面上に、他の半導体層を更に形成する

ことを特徴とするマイクロマシンの製造方法。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 項に記載のマイクロマシンの製造方法において、

前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる工程の前に、前記第 1 の半導体基板に第 1 の貫通孔を形成する工程と、前記第 2 の半導体基板に第 2 の貫通孔を形成する工程とを更に有し、

前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる工程では、前記第 1 の貫通孔と前記第 2 の貫通孔とを用いて位置合わせを行う

ことを特徴とするマイクロマシンの製造方法。

【請求項 6】 請求項 5 記載のマイクロマシンの製造方法において、

前記第 1 の貫通孔内及び前記第 2 の貫通孔内に埋め込み層を埋め込む工程を更

に有する

ことを特徴とするマイクロマシンの製造方法。

【請求項 7】 請求項 6 記載のマイクロマシンの製造方法において、  
前記第 1 の貫通孔内及び前記第 2 の貫通孔内に埋め込まれた埋め込み層の一部  
を除去することにより凹みを形成し、前記凹みを位置合わせに用いる

ことを特徴とするマイクロマシンの製造方法。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 項に記載のマイクロマシンの製造方法において、

前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる工程では、熱  
処理により、前記第 1 の半導体基板と前記第 2 の半導体基板とを貼り合わせる  
ことを特徴とするマイクロマシンの製造方法。

【請求項 9】 半導体基板上に絶縁膜を形成する工程と、  
前記絶縁膜上に第 1 の半導体層を形成する工程と、  
前記第 1 の半導体層上の第 1 の領域に第 1 のマスクを形成する工程と、  
前記第 1 の半導体層上及び前記第 1 のマスク上に第 2 の半導体層を成長する工程と、

前記第 2 の半導体層上に、前記第 1 の領域及び前記第 1 の領域の両側の第 2 の  
領域を開口する第 2 のマスクを形成する工程と、

前記第 1 のマスク及び前記第 2 のマスクをマスクとして、前記第 1 の半導体層  
と前記第 2 の半導体層とをエッチングし、前記第 1 のマスクと前記絶縁膜との間  
に、前記第 1 の半導体層と一体に形成されたトーションバーを形成する工程と、

前記半導体基板の前記第 1 の半導体層が形成された側の面と反対の面に、前記  
第 1 の領域及び前記第 2 の領域を開口する第 3 のマスクを形成する工程と、

前記第 3 のマスクをマスクとして、前記半導体基板をエッチングする工程と  
を有することを特徴とするマイクロマシンの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マイクロマシンの製造方法に係り、特に、トーションバーを有する

マイクロマシンの製造方法に関する。

【 0 0 0 2 】

【従来の技術】

近時、微細加工技術を用いたマイクロマシン技術が大きな注目を集めている。マイクロマシンにおいては、揺動する部材は、例えば、トーションバー、即ちねじり棒バネを用いて支持される。

【 0 0 0 3 】

図 2 5 乃至図 2 8 は、トーションバーを有する提案されている光スイッチの製造方法を示す工程断面図である。

【 0 0 0 4 】

まず、図 2 5 ( a ) に示すように、シリコン基板 1 0 6 とシリコン基板 1 0 8 とをシリコン酸化膜 1 1 8 を介して貼り合わせる。この後、シリコン基板 1 0 6 上の全面に、金属膜 1 6 8 を形成する。

【 0 0 0 5 】

次に、図 2 5 ( b ) に示すように、金属膜 1 6 8 をパターニングする。これにより、金属膜 1 6 8 より成るミラー 1 2 4 とバンプ 1 7 2 とが形成される。

【 0 0 0 6 】

次に、図 2 5 ( c ) に示すように、シリコン基板 1 0 6 の上面及びシリコン基板 1 0 8 の下面に、それぞれシリコン酸化膜 1 7 4 、 1 6 6 を形成する。

【 0 0 0 7 】

次に、図 2 5 ( d ) に示すように、フォトリソグラフィ技術を用いて、シリコン酸化膜 1 7 4 をパターニングする。

【 0 0 0 8 】

次に、図 2 6 ( a ) に示すように、フォトリソグラフィ技術を用いて、シリコン酸化膜 1 6 6 をパターニングする。

【 0 0 0 9 】

次に、図 2 6 ( b ) に示すように、シリコン基板 1 0 8 の下面に金属膜 1 6 0 を形成する。

【 0 0 1 0 】



次に、図 2 6 (c) に示すように、金属膜 1 6 0 をパターニングする。これにより、金属膜 1 6 0 より成るバンプ 1 6 4 が形成される。

【 0 0 1 1 】

次に、図 2 6 (d) に示すように、シリコン基板 1 0 6 上に、フォトレジスト膜 1 0 0 を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜 1 0 0 をパターニングする。

【 0 0 1 2 】

次に、図 2 7 (a) に示すように、フォトレジスト膜 1 0 0 をマスクとして、シリコン基板 1 0 6 をエッチングする。これにより、シリコン基板 1 0 6 に段差 1 0 1 が形成される。

【 0 0 1 3 】

次に、図 2 7 (b) に示すように、フォトレジスト膜 1 0 0 を除去する。

【 0 0 1 4 】

次に、図 2 7 (c) に示すように、シリコン基板 1 0 8 の下面に、フォトレジスト膜 1 0 2 を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜 1 0 2 をパターニングする。

【 0 0 1 5 】

次に、図 2 7 (d) に示すように、フォトレジスト膜 1 0 2 をマスクとして、シリコン基板 1 0 8 をエッチングする。これにより、シリコン基板 1 0 8 に段差 1 0 3 が形成される。

【 0 0 1 6 】

次に、図 2 8 (a) に示すように、フォトレジスト膜 1 0 2 を除去する。

【 0 0 1 7 】

次に、図 2 8 (b) に示すように、シリコン酸化膜 1 7 4 をマスクとし、段差 1 0 1 を保つようにして、シリコン基板 1 0 6 をエッチングする。これにより、シリコン基板 1 0 6 より成る櫛形部 1 1 2 a を有する可動電極 1 1 2 が形成されるとともに、シリコン基板 1 0 6 より成るバネ部分 1 2 0 a が形成される。

【 0 0 1 8 】

次に、図 2 8 (c) に示すように、シリコン酸化膜 1 6 6 をマスクとし、段差

103を保つようにして、シリコン基板108をエッチングする。これにより、シリコン基板108より成る櫛形部110aを有する固定電極110が形成されるとともに、シリコン基板108より成るバネ部分120bが形成される。

【0019】

次に、図28(d)に示すように、シリコン酸化膜174、166、118をエッチング除去する。こうして、バネ部分120aとバネ部分120bとから成るトーションバー116を有するマイクロマシンが製造される。

【0020】

【発明が解決しようとする課題】

しかしながら、図25乃至図28に示す提案されているマイクロマシンの製造方法では、段差101、103を保つようにしてシリコン基板106、108をエッチングすることにより、トーションバー116を構成するバネ部分120a、120bを形成するため、トーションバー116を構成するバネ部分120a、120bの厚さや形状を制御することが極めて困難であった。このため、提案されているマイクロマシンの製造方法では、歩留りが低かった。

【0021】

本発明の目的は、トーションバーを有するマイクロマシンを高い歩留りで製造し得るマイクロマシンの製造方法を提供することにある。

【0022】

【課題を解決するための手段】

上記目的は、第1の半導体基板の第1の領域に酸素イオンを注入し、熱処理を行うことにより、前記第1の半導体基板内に前記第1の半導体基板の表面から離間して埋め込まれた酸化膜を形成する工程と、前記第1の半導体基板の前記酸化膜が埋め込まれた側の面と第2の半導体基板とを、絶縁膜を介して貼り合わせる工程と、前記第1の半導体基板の前記酸化膜が埋め込まれた側の面と反対の面に、前記第1の領域及び前記第1の領域の両側の第2の領域を開口する第1のマスクを形成する工程と、前記第1のマスク及び前記酸化膜をマスクとして、前記第1の半導体基板をエッチングし、前記酸化膜と前記絶縁膜との間に、前記第1の半導体基板と一体に形成されたバネ部分を形成することにより、前記バネ部分を

有するトーションバーを形成する工程と、前記第 2 の半導体基板の前記第 1 の半導体基板と貼り合わされた面と反対の面に、前記第 1 の領域及び前記第 2 の領域を開口する第 2 のマスクを形成する工程と、前記第 2 のマスクをマスクとして、前記第 2 の半導体基板をエッチングする工程と、前記第 1 の領域及び前記第 2 の領域の前記絶縁膜をエッチングする工程とを有することを特徴とするマイクロマシンの製造方法により達成される。

#### 【 0 0 2 3 】

また、上記目的は、半導体基板上に絶縁膜を形成する工程と、前記絶縁膜上に第 1 の半導体層を形成する工程と、前記第 1 の半導体層上の第 1 の領域に第 1 のマスクを形成する工程と、前記第 1 の半導体層上及び前記第 1 のマスク上に第 2 の半導体層を成長する工程と、前記第 2 の半導体層上に、前記第 1 の領域及び前記第 1 の領域の両側の第 2 の領域を開口する第 2 のマスクを形成する工程と、前記第 1 のマスク及び前記第 2 のマスクをマスクとして、前記第 1 の半導体層と前記第 2 の半導体層とをエッチングし、前記第 1 のマスクと前記絶縁膜との間に、前記第 1 の半導体層と一体に形成されたトーションバーを形成する工程と、前記半導体基板の前記第 1 の半導体層が形成された側の面と反対の面に、前記第 1 の領域及び前記第 2 の領域を開口する第 3 のマスクを形成する工程と、前記第 3 のマスクをマスクとして、前記半導体基板をエッチングする工程とを有することを特徴とするマイクロマシンの製造方法により達成される。

#### 【 0 0 2 4 】

##### 【発明の実施の形態】

##### 〔第 1 実施形態〕

本発明の第 1 実施形態によるマイクロマシン及びその製造方法を図 1 乃至図 9 を用いて説明する。図 1 は、本実施形態によるマイクロマシンを示す平面図及び断面図である。図 2 は、本実施形態によるマイクロマシンを示す断面図である。図 3 乃至図 9 は、本実施形態によるマイクロマシンの製造方法を示す工程断面図である。

#### 【 0 0 2 5 】

なお、本実施形態では、本発明の原理を光スイッチの製造方法に適用する場合

を例に説明するが、本発明の原理は、光スイッチの製造方法のみならず、他のあらゆるマイクロマシンの製造方法に適用することが可能である。

【 0 0 2 6 】

(マイクロマシン)

まず、本実施形態によるマイクロマシンについて図 1 及び図 2 を用いて説明する。図 1 ( a ) は、本実施形態によるマイクロマシンを示す平面図である。図 1 ( b ) は、図 1 ( a ) の A - A ' 線断面図である。図 1 ( c ) は、図 1 ( a ) の B - B ' 線断面図である。図 2 は、図 1 ( a ) の C - C ' 線断面図である。

【 0 0 2 7 】

図 1 に示すように、本実施形態によるマイクロマシンは、棒状の固定電極 1 0 と、固定電極 1 0 の内側に形成された棒状の可動電極 1 2 と、可動電極の内側に形成された板状の可動電極 1 4 と、可動電極 1 2 、 1 4 を回動可能に支持するトーションバー 1 6 とを有している。

【 0 0 2 8 】

固定電極 1 0 、可動電極 1 2 、 1 4 及びトーションバー 1 6 は、シリコン酸化膜 1 8 を介して貼り合わせられた 2 枚のシリコン基板 6 、 8 を適宜エッチングすることにより形成されている。

【 0 0 2 9 】

可動電極 1 2 は、可動電極 1 2 の紙面左側と紙面右側とにそれぞれ形成されたトーションバー 1 6 a 、 1 6 b を用いて、固定電極 1 0 により支持されている。可動電極 1 2 は、トーションバー 1 6 a とトーションバー 1 6 b とを結ぶ線を軸として、回動させること、即ちシーソー運動（部分的な回転運動）をさせることが可能である。

【 0 0 3 0 】

可動電極 1 4 は、可動電極 1 4 の紙面上側と紙面下側とにそれぞれ形成されたトーションバー 1 6 c 、 1 6 d により、可動電極 1 2 に固定されている。可動電極 1 4 は、トーションバー 1 6 c とトーションバー 1 6 d とを結ぶ線を軸として、回動させることが可能である。

【 0 0 3 1 】

トーションバー 1 6 は、互いに対向する 2 つのバネ部分 2 0 a、2 0 b を用いて構成されている。バネ部分 2 0 a は、シリコン基板 6 をエッチングすることにより形成されたものであり、シリコン基板 6 と一体に形成されている。バネ部分 2 0 b は、シリコン基板 8 をエッチングすることにより形成されたものであり、シリコン基板 8 と一体に形成されている。

## 【 0 0 3 2 】

なお、ここでは、トーションバー 1 6 を 2 つのバネ部分 2 0 a、2 0 b を用いて構成したが、1 つのバネ部分を用いてトーションバー 1 6 を構成するようにしてもよい。

## 【 0 0 3 3 】

固定電極 1 0 は、支持基板 2 2 上に固定されている。

## 【 0 0 3 4 】

固定電極 1 0 は、櫛形部 1 0 a を有している。櫛形部 1 0 a は、固定電極 1 0 の内側に形成されている。櫛形部 1 0 a は、シリコン基板 8 を櫛形にパターニングすることにより形成されたものである。

## 【 0 0 3 5 】

可動電極 1 2 は、櫛形部 1 2 a、1 2 b を有している。櫛形部 1 2 a、1 2 b は、可動電極 1 2 の外側と内側にそれぞれ形成されている。可動電極 1 2 の外側に形成されている櫛形部 1 2 a は、シリコン基板 6 を櫛形にパターニングすることにより形成されたものである。また、可動電極 1 2 の内側に形成されている櫛形部 1 2 b は、シリコン基板 8 を櫛形にパターニングすることにより形成されたものである。

## 【 0 0 3 6 】

可動電極 1 4 は、櫛形部 1 4 a を有している。櫛形部 1 4 a は、可動電極 1 4 の外側に形成されている。櫛形部 1 4 a は、シリコン基板 6 を櫛形にパターニングすることにより形成されたものである。

## 【 0 0 3 7 】

櫛形部 1 0 a と櫛形部 1 2 a とは、櫛歯の部分が互いに対向するように形成されている。

## 【 0 0 3 8 】

また、櫛形部 1 2 b と櫛形部 1 4 a とは、櫛歯の部分が互いに対向するように形成されている。

## 【 0 0 3 9 】

なお、固定電極 1 0 及び可動電極 1 2、1 4 に櫛形部 1 0 a、1 2 a、1 2 b、1 4 a をそれぞれ形成しているのは、固定電極 1 0 と可動電極 1 2 とが互いに対向する面積や可動電極 1 2 と可動電極 1 4 が互いに対向する面積を大きくするためである。

## 【 0 0 4 0 】

可動電極 1 4 には、光を反射するためのミラー 2 4 が形成されている。

## 【 0 0 4 1 】

図 2 に示すように、固定電極 1 0 には、固定電極 1 0 に電圧を印加するためのバンプ 6 4、7 2 が形成されている。また、可動電極 1 2、1 4 にも、可動電極 1 2、1 4 に電圧を印加するためのバンプ（図示せず）が、それぞれ形成されている。

## 【 0 0 4 2 】

また、図 2 に示すように、可動電極 1 4 には、シリコン基板 6 とシリコン基板 8 とを位置合わせする際に用いられた貫通孔 3 0 が形成されている。貫通孔 3 0 内には、埋め込み層 5 6 が埋め込まれている。

## 【 0 0 4 3 】

こうして、本実施形態によるマイクロマシンが構成されている。

## 【 0 0 4 4 】

こうして構成された本実施形態によるマイクロマシンは、固定電極 1 0 と可動電極 1 2 との間に電圧を適宜印加することにより、可動電極 1 2 を適宜回動させることができ、固定電極 1 0 と可動電極 1 4 との間に電圧を適宜印加することにより、可動電極 1 4 を適宜回動させることができる。このため、本実施形態によるマイクロマシンによれば、ミラー 2 4 の傾きを適宜設定することができ、ミラー 2 4 に入射される光を所望の方向に反射することができる。即ち、本実施形態によるマイクロマシンは、光路を適宜変更し得る光スイッチとして機能し得る。

【 0 0 4 5 】

(マイクロマシンの製造方法)

次に、本実施形態によるマイクロマシンの製造方法について図 3 乃至図 9 を用いて説明する。

【 0 0 4 6 】

まず、図 3 (a) に示すように、例えば厚さ 1 0 0  $\mu$  m のシリコン基板 6 を用意する。

【 0 0 4 7 】

次に、全面に、例えばスピコート法により、フォトレジスト膜 2 6 を形成する。なお、フォトレジスト膜 2 6 を形成する前に、シリコン基板 6 にナンバリングを行ってもよい。シリコン基板 6 ナンバリングを行っておくことにより、シリコン基板 6 の識別が可能となり、シリコン基板 6 の表裏の認識が容易となる。

【 0 0 4 8 】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜 2 6 をパターニングする。これにより、フォトレジスト膜 2 6 に、シリコン基板 6 に達する開口部 2 8 が形成される。開口部 2 8 は、シリコン基板 6 に貫通孔 3 0 (図 3 (b) 参照) を形成するためのものである。

【 0 0 4 9 】

次に、図 3 (b) に示すように、フォトレジスト膜 2 6 をマスクとして、例えばドライエッチングにより、シリコン基板 6 をエッチングする。これにより、シリコン基板 6 に貫通孔 3 0 が形成される。貫通孔 3 0 は、後工程で、シリコン基板 6 とシリコン基板 8 とを貼り合わせる際に、位置合わせマークとして機能するものである。

【 0 0 5 0 】

この後、フォトレジスト膜 2 6 を除去する。

【 0 0 5 1 】

次に、図 3 (c) に示すように、全面に、例えばスピコート法により、フォトレジスト膜 3 2 を形成する。

【 0 0 5 2 】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜 3 2 をパターンニングする。この際、貫通孔 3 0 が位置合わせマークとして用いられる。こうして、シリコン基板 6 に達する開口部が形成される。開口部 3 4 は、シリコン基板 6 中に酸素イオンを注入するためのものである。

## 【 0 0 5 3 】

次に、図 3 (d) に示すように、フォトレジスト膜 3 2 をマスクとし、イオン注入法により、シリコン基板 6 中に酸素イオンを注入する。イオン注入条件は、例えば、加速エネルギーを  $200 \text{ keV}$ 、ドーズ量を  $2 \times 10^{18} \text{ cm}^{-2}$  とする。こうして、シリコン基板 6 の表面から例えば  $3 \mu\text{m}$  の深さの領域 3 6 に酸素イオンが注入される。イオン注入の際の加速エネルギーとドーズ量を適宜設定することにより、シリコン基板 6 中に形成されるシリコン酸化膜 3 6 (図 3 (e) 参照) の膜厚と深さとを適宜制御することが可能である。

## 【 0 0 5 4 】

なお、酸素イオンが注入されたシリコン基板 6 上に更にシリコン層 (図示せず) を形成してもよい。これにより、所望の深さにシリコン酸化膜 3 8 を埋め込むことが可能となる。シリコン基板 6 上に形成するシリコン層としては、ポリシリコン層を堆積してもよいし、結晶性の良好なシリコン層をエピタキシャル成長してもよい。

## 【 0 0 5 5 】

次に、図 3 (e) に示すように、酸化雰囲気中にて、熱処理を行う。これにより、酸素イオンが注入されていた領域 3 6 に、例えば膜厚  $1 \mu\text{m}$  のシリコン酸化膜 3 8 が形成される。換言すれば、シリコン基板 6 の表面から例えば  $3 \mu\text{m}$  の深さの領域に、シリコン酸化膜 3 8 が埋め込まれる。また、シリコン基板 6 の表面及び貫通孔 3 0 の内壁にも、シリコン酸化膜 1 8 a が形成される。

## 【 0 0 5 6 】

次に、シリコン基板 8 を用意する。シリコン基板 8 としては、シリコン基板 6 と同様のものを用いることができる。

## 【 0 0 5 7 】

次に、図 3 (a) を用いて上述したマイクロマシンの製造方法と同様にして、



フォトリジスト膜 4 2 を形成し、この後、フォトリジスト膜 4 2 に開口部 4 4 を形成する（図 4（a）参照）。

## 【 0 0 5 8 】

次に、図 3（b）を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 に貫通孔 4 6 を形成する（図 4（b）参照）。

## 【 0 0 5 9 】

次に、図 3（c）を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 上にフォトリジスト膜 4 8 を形成し、フォトリジスト膜 4 8 に開口部 5 0 を形成する（図 4（c）参照）。

## 【 0 0 6 0 】

次に、図 3（d）を用いて上述したマイクロマシンの製造方法と同様にして、フォトリジスト膜 4 8 をマスクとして、シリコン基板 8 の表面から例えば 3  $\mu$ m の深さの領域 5 2 に酸素イオンを注入する（図 4（d）参照）。

## 【 0 0 6 1 】

なお、酸素イオンが注入されたシリコン基板 8 上に更にシリコン層（図示せず）を形成してもよい。これにより、所望の深さにシリコン酸化膜 5 6 を埋め込むことが可能となる。

## 【 0 0 6 2 】

次に、図 3（e）を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 内にシリコン酸化膜 5 4 を形成するとともに、シリコン基板 8 の表面及び貫通孔 4 6 の内壁にシリコン酸化膜 1 8 b を形成する（図 4（e）参照）。

## 【 0 0 6 3 】

次に、図 5（a）に示すように、シリコン基板 6 のシリコン酸化膜 3 8 が埋め込まれている側の面と、シリコン基板 8 のシリコン酸化膜 5 4 が埋め込まれている側の面とを重ね合わせる。シリコン基板 6 とシリコン基板 8 とを重ね合わせる際には、貫通孔 3 0、4 6 を位置合わせマークとして用いる。

## 【 0 0 6 4 】

次に、熱処理を行う。熱処理条件は、例えば、1 3 0 0℃、8 時間とする。こ

うして、シリコン基板 6 とシリコン基板 8 とがシリコン酸化膜 1 8 を介して貼り合わされる。

【 0 0 6 5 】

次に、図 5 ( b ) に示すように、フッ酸を用い、シリコン基板 6、8 の表面のシリコン酸化膜 1 8 a、1 8 b を除去する。

【 0 0 6 6 】

次に、図 5 ( c ) に示すように、例えば C V D 法により、貫通孔 3 0、4 6 内に例えばポリシリコンより成る埋め込み層 5 6 を形成する。この際、シリコン基板 6 の上面及びシリコン基板 8 の下面にも、埋め込み層 5 6 が形成されることとなる。

【 0 0 6 7 】

なお、ここでは、貫通孔 3 0、4 6 内に埋め込む埋め込み層 5 6 として、ポリシリコンを用いたが、埋め込み層 5 6 はポリシリコンに限定されるものではなく、例えば、アモルファスシリコン等を用いてもよい。また、埋め込み層 5 6 として、P (リン) 等の不純物が導入されたポリシリコンやアモルファスシリコン等を用いてもよい。また、埋め込み層 5 6 は、半導体に限定されるものではなく、シリコン酸化膜やシリコン窒化膜等の絶縁膜を用いてもよい。

【 0 0 6 8 】

次に、図 5 ( d ) に示すように、例えば C M P (Chemical Mechanical Polishing、化学的機械的研磨) 法により、シリコン基板 6 の上面側に形成された埋め込み層 5 6 とシリコン基板 8 の下面側に形成された埋め込み層 5 6 とを除去する。こうして、貫通孔 3 0、4 6 内に、埋め込み層 5 6 が埋め込まれる。

【 0 0 6 9 】

なお、貫通孔 3 0、4 6 内に埋め込み層 5 6 を埋め込むのは、貫通孔 3 0、4 6 内に不要な異物が入り込むのを防止するためである。即ち、貫通孔 3 0、4 6 内に不要な異物が入り込むと、後工程で行われるフォトリソグラフィ及びエッチング等の際に、本来加工すべき箇所に異物が付着し、加工性を損なってしまう。本実施形態では、貫通孔 3 0、4 6 内に埋め込み層 5 6 が埋め込まれているので、貫通孔 3 0、4 6 内に異物が入り込むのを防止することができる。このため、

本来加工すべき箇所に異物が付着してしまうのを防止することができ、フォトリソグラフィ及びエッチングの際の加工性を損なうのを防止することが可能となる。

#### 【0070】

次に、図6（a）に示すように、例えばウェットエッチングにより、貫通孔30、46内に埋め込まれた埋め込み層56の上部及び下部をそれぞれエッチングする。これにより、埋め込み層56がエッチングされた箇所に凹部58が形成される。凹部58の深さは、例えば3 $\mu$ m程度とする。凹部58を形成するのは、貫通孔30、46内が埋め込み層56により完全に埋め込まれている状態では、位置合わせマークとして認識することが困難なためである。こうして形成された凹部58は、位置合わせマークとして用いることができる。

#### 【0071】

なお、ここではシリコン基板6の上面側の埋め込み層56とシリコン基板8の下面側の埋め込み層56とをCMP法により除去したが、CMP法に限定されるものではなく、エッチング法を用いてもよい。但し、エッチング法を用いる場合には、貫通孔30、46内に埋め込まれた埋め込み層56が過剰に除去されてしまわないように注意することが必要である。

#### 【0072】

次に、図6（b）に示すように、シリコン基板6、8を反転させる。この後、シリコン基板8上の全面に、例えばスパッタ法により、膜厚50nmのCr膜と、膜厚200nmのAu膜とを堆積する。こうして、Cr膜とAu膜とから成る金属膜60が形成される。なお、シリコン基板6、8を反転させているのは、固定電極10（図1参照）に電圧を印加するためのバンプ62（図6（c）参照）をシリコン基板8側に形成するためである。

#### 【0073】

次に、全面に、スピコート法により、フォトレジスト膜62を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜62をパターンニングする。こうして、金属膜60をパターンニングするためのフォトレジスト膜62が形成される。

## 【 0 0 7 4 】

次に、図 6 (c) に示すように、フォトレジスト膜 6 2 をマスクとして、金属膜 6 0 をエッチングする。こうして、金属膜 6 0 より成るバンプ 6 4 が形成される。

## 【 0 0 7 5 】

次に、図 6 (d) に示すように、全面に、例えばプラズマ T E O S - C V D 法により、膜厚  $1 \mu\text{m}$  のシリコン酸化膜 6 6 を形成する。シリコン酸化膜 6 6 は、バンプ 6 4 を保護するためのものである。ここで、プラズマ T E O S - C V D 法を用いてシリコン酸化膜 6 6 を形成するのは、プラズマ T E O S - C V D 法を用いれば、シリコン基板 8 の片側のみにシリコン酸化膜 6 6 を形成することが可能なためである。また、プラズマ T E O S - C V D 法を用いれば、 $400^{\circ}\text{C}$  以下の低温でシリコン酸化膜 6 6 を形成することが可能なため、バンプ 6 4 の表面に悪影響を与えないためである。

## 【 0 0 7 6 】

なお、ここでは、プラズマ T E O S - C V D 法によりシリコン酸化膜 6 6 を形成する場合を例に説明したが、プラズマ T E O S - C V D 法に限定されるものではなく、例えば原料ガスとして  $\text{SiH}_4$  を用いた C V D 法によりシリコン酸化膜 6 6 を形成してもよい。

## 【 0 0 7 7 】

次に、図 7 (a) に示すように、シリコン基板 6、8 を反転させる。

## 【 0 0 7 8 】

次に、例えばスパッタ法により、全面に、膜厚 50 の C r 膜と、膜厚 200 の A u 膜とを順次堆積する。こうして、C r 膜と A u 膜とから成る金属膜 6 8 が形成される。金属膜 6 8 は、ミラー 2 4 とバンプ 7 2 (図 7 (b) 参照) とを形成するためのものである。

## 【 0 0 7 9 】

次に、図 7 (b) に示すように、例えばスピンコート法により、全面に、フォトレジスト膜 7 0 を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜 7 0 をパターニングする。

## 【 0 0 8 0 】

次に、フォトレジスト膜 7 0 をマスクとして、金属膜 6 8 をパターニングする。これにより、金属膜 6 8 より成るミラー 2 4 及びバンプ 7 2 が形成される。

## 【 0 0 8 1 】

次に、全面に、例えばプラズマ T E O S - C V D 法により、膜厚 1  $\mu$  m のシリコン酸化膜 7 4 を形成する。シリコン酸化膜 7 4 は、ミラー 2 4 及びバンプ 7 2 を保護するためのものである。ここで、シリコン酸化膜 7 4 を形成する際にプラズマ T E O S - C V D 法を用いているのは、シリコン酸化膜 6 6 を形成する際にプラズマ T E O S - C V D 法を用いたのと同様の理由によるものである。

## 【 0 0 8 2 】

次に、例えばスピコート法により、全面に、フォトレジスト膜 7 6 を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜 7 6 をパターニングする。

## 【 0 0 8 3 】

次に、フォトレジスト膜 7 6 をマスクとして、シリコン酸化膜 7 4 をエッチングする。パターニングされたシリコン酸化膜 7 4 は、シリコン基板 6 をパターニングして可動電極 1 2 の櫛形部 1 2 a やトーションバー 1 6 を構成するバネ部分 2 0 a 等を形成する際に、ハードマスクとして機能する。シリコン酸化膜 7 4 をパターニングする際には、シリコン酸化膜 2 0 a が形成されている領域とシリコン酸化膜 2 0 a が形成されている領域の両側の領域とを少なくとも開口するように、シリコン酸化膜 7 4 をパターニングすることを要する。

## 【 0 0 8 4 】

次に、図 8 ( a ) に示すように、シリコン酸化膜 3 8 、 7 4 をマスクとし、シリコン酸化膜 1 8 をエッチングストッパとして、D - R I E ( Deep Reactive Ion Etching ) 技術を用いて、シリコン基板 6 をエッチングする。シリコン基板 6 のエッチングは、エッチングステップと保護膜堆積ステップとを繰り返すことにより行う。

## 【 0 0 8 5 】

なお、シリコン酸化膜 7 4 直下におけるシリコン基板 6 のアンダーカットを低

減するため、保護膜堆積ステップから開始することが望ましい。

【 0 0 8 6 】

エッチングステップは、以下のような条件で行う。エッチング時間は例えば 8 + 0 秒とする。なお、「+」の後の数字は、保護膜堆積ステップとオーバーラップさせる時間を示している。エッチング室内に導入するガスは例えば  $\text{SF}_6$  とする。 $\text{SF}_6$  ガスの流量は例えば 1 0 0 s c c m とする。チャンバ内の圧力は例えば 1 2 m T o r r とする。コイルに印加する電力は例えば 8 0 0 W とし、バイアス電力は例えば 1 5 W とする。

【 0 0 8 7 】

保護膜堆積ステップは、以下のような条件で行う。保護膜堆積時間は例えば 6 + 0 . 5 秒とする。なお、「+」の後の数字は、エッチングステップとオーバーラップさせる時間を示している。エッチング室内に導入するガスは例えば  $\text{C}_4\text{F}_8$  とする。 $\text{C}_4\text{F}_8$  ガスの流量は、例えば 8 0 s c c m とする。チャンバ内の圧力は例えば 8 m T o r r とする。コイルに印加する電力は例えば 8 0 0 W とし、バイアス電力は例えば 0 W とする。

【 0 0 8 8 】

なお、チャンバ内の圧力に関しては、A P C (Auto Pressure Controller) バルブを固定した状態にしておいてもよい。また、上記では、エッチングステップにおいてコイルに印加する電力と保護膜体積ステップにおいてコイルに印加する電力とが互いに等しく設定しているが、エッチングステップと保護膜堆積ステップとでコイルに印加する電力を互いに異ならせてもよい。

【 0 0 8 9 】

このようにして、D - R I E 技術によりシリコン基板 6 がエッチングされ、可動電極 1 2 の櫛形部 1 2 a が形成されるとともに、シリコン酸化膜 3 8 とシリコン酸化膜 1 8 との間に例えば厚さ 3  $\mu\text{m}$  のバネ部分 2 0 a が形成される。

【 0 0 9 0 】

次に、図 8 ( b ) に示すように、全面に、例えばスピコート法により、ポリイミド又はレジストより成る保護膜 7 7 を形成する。保護膜 7 7 は、櫛形部 2 0 a 等を保護するためのものである。保護膜 7 7 の材料としてレジストを用いる場

合には、例えばネガレジストを用いることができる。

【0091】

なお、必要に応じて、シリコン基板6の保護膜77が形成された側を他の基板（図示せず）に貼り付けて固定し、後工程を行うようにしてもよい。

【0092】

次に、図8（c）に示すように、シリコン基板6、8を反転させる。

【0093】

次に、例えばスピコート法により、全面に、フォトレジスト膜78を形成する。この後、フォトリソグラフィ技術を用い、フォトレジスト膜78をパターニングする。

【0094】

次に、フォトレジスト膜78をマスクとして、シリコン酸化膜66をエッチングする。パターニングされたシリコン酸化膜66は、シリコン基板8をパターニングして、固定電極10の楕形部10aやトーションバー16を構成するバネ部分20b等を形成する際に、ハードマスクとして機能する。シリコン酸化膜66をパターニングする際には、シリコン酸化膜54が形成されている領域とシリコン酸化膜54が形成されている領域の両側の領域とを少なくとも開口するように、シリコン酸化膜66をパターニングすることを要する。

【0095】

次に、図9（a）に示すように、シリコン酸化膜54、66をマスクとし、シリコン酸化膜18をエッチングストッパとして、D-RIE技術を用いて、シリコン基板8をエッチングする。D-RIE技術によるシリコン基板8のエッチングは、図8（a）を用いて上述した工程と同様に行う。

【0096】

こうして、固定電極10の楕形部10aが形成されるとともに、シリコン酸化膜54とシリコン酸化膜18との間に、例えば厚さ3 $\mu$ mのバネ部分20bが形成される。

【0097】

次に、図9（b）に示すように、保護膜77を除去する。

【 0 0 9 8 】

次に、図 9 ( c ) に示すように、次に、シリコン基板 6、 8 を反転させる。

【 0 0 9 9 】

次に、シリコン酸化膜 3 8、 5 4、 6 6、 7 4 を除去する。

【 0 1 0 0 】

こうして、本実施形態によるマイクロマシンが製造される。

【 0 1 0 1 】

貫通孔に埋め込まれた埋め込み層 5 6 は、本実施形態によるマイクロマシンを、光ファイバや筐体等と組み合わせる際に、位置合わせマークとして用いることが可能である。

【 0 1 0 2 】

本実施形態によるマイクロマシンの製造方法は、シリコン基板 6、 8 中にシリコン酸化膜 3 8、 5 4 をそれぞれ埋め込み、シリコン基板 6、 8 のシリコン酸化膜 3 8、 5 4 が埋め込まれた側の面どうしを、シリコン酸化膜 1 8 を介して貼り合わせ、シリコン酸化膜 3 8、 5 4 をマスクとしてシリコン基板 6、 8 をそれぞれエッチングすることにより、シリコン基板 6、 8 より成るバネ部分 2 0 a、 2 0 b を形成し、これらバネ部分 2 0 a、 2 0 b を有するトーションバーを形成することに主な特徴がある。本実施形態によれば、シリコン酸化膜 3 8、 5 4 を所望の深さに埋め込むことが可能であるため、トーションバー 1 6 を構成するバネ部分 2 0 の厚さを容易に制御することができる。従って、本実施形態によれば、トーションバー 1 6 を有するマイクロマシンを、高い歩留りで形成することができる。

【 0 1 0 3 】

また、本実施形態によれば、それぞれのシリコン基板 6、 8 に位置合わせマークとして機能する貫通孔 3 0、 4 6 をそれぞれ形成するため、シリコン基板 6、 8 の位置合わせを容易に行うことができる。従って、本実施形態によれば、簡便な装置を用いてマイクロマシンを製造することが可能となり、ひいては低コスト化に寄与することができる。

【 0 1 0 4 】



## 〔第 2 実施形態〕

本発明の第 2 実施形態によるマイクロマシン及びその製造方法を図 1 0 乃至図 1 6 を用いて説明する。図 1 0 は、本実施形態によるマイクロマシンを示す断面図である。図 1 1 乃至図 1 6 は本実施形態によるマイクロマシンの製造方法を示す工程断面図である。図 1 乃至図 9 に示す第 1 実施形態によるマイクロマシン及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

## 【 0 1 0 5 】

まず、本実施形態によるマイクロマシンについて図 1 0 を用いて説明する。

## 【 0 1 0 6 】

本実施形態によるマイクロマシンは、トーションバー 1 6 が 1 つのバネ部分 2 0 c を用いて構成されている点の他は、図 1 及び図 2 に示す第 1 実施形態によるマイクロマシンと同様である。

## 【 0 1 0 7 】

次に、本実施形態によるマイクロマシンの製造方法を図 1 1 乃至図 1 6 を用いて説明する。

## 【 0 1 0 8 】

まず、図 1 1 ( a ) に示すように、シリコン基板 8 を用意する。

## 【 0 1 0 9 】

次に、全面に、例えば C V D 法により、膜厚 1  $\mu$  m のシリコン酸化膜 1 8 c を形成する。

## 【 0 1 1 0 】

次に、図 1 1 ( b ) に示すように、全面に、例えば C V D 法により、厚さ 3  $\mu$  m のポリシリコンより成る半導体層 6 a を形成する。なお、半導体層 6 a は、両面に形成される。

## 【 0 1 1 1 】

次に、図 1 1 ( c ) に示すように、全面に、例えば C V D 法により、膜厚 1  $\mu$  m のシリコン酸化膜 3 8 a を形成する。

## 【 0 1 1 2 】

次に、図 1 1 (d) に示すように、フォトリソグラフィ技術を用い、シリコン酸化膜 3 8 a をパターニングする。シリコン酸化膜 3 8 a は、半導体層 6 a をエッチングして半導体層 6 a より成るバネ部分 2 0 c を形成する際に、ハードマスクとして機能する。

## 【 0 1 1 3 】

次に、図 1 2 (a) に示すように、全面に、例えば CVD 法により、厚さ 1 5 0  $\mu$  m のポリシリコンより成る半導体層 6 b を形成する。なお、半導体層 6 b は、両面に形成される。

## 【 0 1 1 4 】

次に、図 1 2 (b) に示すように、例えば CMP 法により、シリコン基板 8 の上面側に形成された半導体層 6 b の表面を研磨する。例えば、半導体層 6 a、6 b の総膜厚が 1 0 0  $\mu$  m 程度となるまで、半導体層 6 b 表面を研磨する。

## 【 0 1 1 5 】

また、例えば CMP 法により、シリコン基板 8 の下面側に形成された半導体層 6 b をシリコン基板 8 が露出するまで研磨する。

## 【 0 1 1 6 】

こうして、半導体層 6 a と半導体層 6 b とから成る半導体層 6 c 中に、シリコン酸化膜 3 8 a が埋め込まれることとなる (図 1 3 (a) 参照)。

## 【 0 1 1 7 】

この後の図 1 3 (b) 乃至図 1 6 (c) に示すマイクロマシンの製造方法は、図 6 (b) 乃至図 9 (c) 用いて上述したマイクロマシンの製造方法と同様であるので説明を省略する。

## 【 0 1 1 8 】

こうして、本実施形態によるマイクロマシンが製造される。

## 【 0 1 1 9 】

このように本実施形態によっても、トーションバー 1 6 を構成するバネ部分 2 0 c の厚さを容易に制御することができる。従って、本実施形態によっても、トーションバー 1 6 を有するマイクロマシンを、高い歩留りで形成することができる

## 〔第 3 実施形態〕

本発明の第 3 実施形態によるマイクロマシン及びその製造方法を図 1 7 乃至図 2 2 を用いて説明する。図 1 7 は、本実施形態によるマイクロマシンを示す平面図及び断面図である。図 1 8 乃至図 2 2 は、本実施形態によるマイクロマシンの製造方法を示す工程断面図である。図 1 乃至図 1 6 に示す第 1 又は第 2 実施形態によるマイクロマシン及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

## 【 0 1 2 0 】

本実施形態は、本発明の原理を、振動型ジャイロスコープ等で用いられる振動子の製造方法に適用したものである。

## 【 0 1 2 1 】

まず、本実施形態によるマイクロマシンについて図 1 7 を用いて説明する。図 1 7 ( a ) は、本実施形態によるマイクロマシンを示す平面図である。図 1 7 ( b ) は、図 1 7 ( a ) の A - A ' 線断面図である。

## 【 0 1 2 2 】

図 1 7 に示すように、環状固定枠 8 0 、即ち固定リングの内側には、環状固定枠 8 0 より直径の小さい振動リング 8 2 が形成されている。

## 【 0 1 2 3 】

環状固定枠 8 0 と振動リング 8 2 との間には、トーションバー 1 6 が多数形成されている。それぞれのトーションバー 1 6 は、それぞれ 1 つのバネ部分 2 0 d を用いて構成されている。

## 【 0 1 2 4 】

なお、ここでは、それぞれのトーションバー 1 6 を、それぞれ一つのバネ部分 2 0 d を用いて構成したが、第 1 実施形態によるマイクロマシンのように、それぞれのトーションバー 1 6 を、それぞれ複数のバネ部分 2 0 a 、 2 0 b を用いて構成してもよい。

## 【 0 1 2 5 】

次に、本実施形態によるマイクロマシンの製造方法について図 1 8 乃至図 2 2 を用いて説明する。

【 0 1 2 6 】

まず、図 1 8 ( a ) に示すように、シリコン基板 6 を用意する。

【 0 1 2 7 】

次に、図 3 ( b ) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 6 に貫通孔 3 0 を形成する ( 図 1 8 ( b ) 参照 ) 。

【 0 1 2 8 】

次に、図 1 8 ( c ) に示すように、全面に、例えばスピコート法により、フォトレジスト膜 3 2 a を形成する。

【 0 1 2 9 】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜 3 2 a をパターニングする。こうして、シリコン基板 6 に達する開口部 3 4 a が形成される。開口部 3 4 a は、シリコン基板中に酸素イオンを注入するためのものである。

【 0 1 3 0 】

次に、図 3 ( d ) を用いて上述したマイクロマシンの製造方法と同様にして、フォトレジスト膜 3 2 a をマスクとして、イオン注入法により、シリコン基板 6 の表面から例えば 3  $\mu$  m の深さの領域 3 6 a に酸素イオンを注入する ( 図 1 8 ( d ) 参照 ) 。

【 0 1 3 1 】

次に、図 3 ( e ) を用いて上述したマイクロマシンの製造方法と同様にして、酸化雰囲気中にて、熱処理を行う。これにより、シリコン基板 6 内にシリコン酸化膜 3 8 a が埋め込まれるとともに、シリコン基板 6 の表面及び貫通孔 3 0 の内壁にシリコン酸化膜 1 8 a が形成される ( 図 1 8 ( e ) 参照 ) 。

【 0 1 3 2 】

次に、図 1 9 ( a ) に示すように、シリコン基板 8 を用意する。

【 0 1 3 3 】

次に、図 4 ( a ) を用いて上述したマイクロマシンの製造方法と同様にして、フォトレジスト膜 4 2 を形成し、この後、フォトレジスト膜 4 2 にシリコン基板 8 に達する開口部 4 4 を形成する ( 図 1 9 ( a ) 参照 ) 。

【 0 1 3 4 】

次に、図 4 (b) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 に貫通孔 4 6 を形成する (図 1 9 (b) 参照)。

【 0 1 3 5 】

次に、図 4 (e) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 の表面及び貫通孔 4 6 の内壁にシリコン酸化膜 1 8 b を形成する。

【 0 1 3 6 】

次に、図 2 0 (a) に示すように、シリコン基板 6 のシリコン酸化膜 3 8 が埋め込まれている側と、シリコン基板 8 とを重ね合わせる。シリコン基板 6 とシリコン基板 8 とを重ね合わせる際には、図 5 (a) を用いて上述したマイクロマシンの製造方法と同様に、貫通孔 3 0、4 6 を用いる。

【 0 1 3 7 】

次に、酸化雰囲気中にて、熱処理を行う。熱処理条件は、図 5 (a) を用いて上述したマイクロマシンの製造方法と同様とする。

【 0 1 3 8 】

次に、図 2 0 (b) に示すように、例えば C V D 法により、貫通孔 3 0、4 6 内に例えばポリシリコンより成る埋め込み層 5 6 を埋め込む。

【 0 1 3 9 】

なお、埋め込み層 5 6 の材料は、上記と同様に、ポリシリコンに限定されるものではない。

【 0 1 4 0 】

次に、図 2 0 (c) に示すように、シリコン基板 6 の上面側に形成された埋め込み層 5 6 とシリコン基板 8 の下面側に形成された埋め込み層 5 6 とを除去する。こうして、貫通孔 3 0、4 6 内に、埋め込み層 5 6 が埋め込まれる。

【 0 1 4 1 】

次に、図 2 0 (d) に示すように、シリコン基板 6、8 を反転させる。

【 0 1 4 2 】

次に、シリコン基板 8 上の全面に、例えばスピンコート法により、フォトレジスト膜 8 4 を形成する。

【 0 1 4 3 】

次に、フォトリソグラフィ技術を用いてフォトレジスト膜 8 4 をパターニングする。

【 0 1 4 4 】

次に、フォトレジスト膜 8 4 をマスクとして、シリコン酸化膜 1 8 b をエッチングする。シリコン酸化膜 1 8 b は、シリコン基板 8 をエッチングする際にハードマスクとして機能する。

【 0 1 4 5 】

次に、図 2 1 ( a ) に示すように、シリコン酸化膜 1 8 b をマスクとし、シリコン酸化膜 1 8 をエッチングストッパとして、シリコン基板 8 をエッチングする。

【 0 1 4 6 】

次に、図 2 1 ( b ) に示すように、全面に、例えばスピコート法により、ポリイミド又はレジストより成る保護膜 8 6 を形成する。

【 0 1 4 7 】

次に、図 2 1 ( c ) に示すように、シリコン基板 6、8 を反転させる。

【 0 1 4 8 】

次に、全面に、例えばスピコート法により、フォトレジスト膜 8 8 を形成する。

【 0 1 4 9 】

次に、フォトリソグラフィ技術を用いてフォトレジスト膜 8 8 をパターニングする。

【 0 1 5 0 】

次に、図 2 1 ( d ) に示すように、フォトレジスト膜 8 8 をマスクとして、シリコン酸化膜 1 8 a をエッチングする。シリコン酸化膜 1 8 a は、シリコン基板 6 をエッチングする際にハードマスクとして機能する。

【 0 1 5 1 】

次に、シリコン酸化膜 1 8 a 及びシリコン酸化膜 3 8 a をマスクとし、シリコン酸化膜 1 8 をエッチングストッパとして、シリコン基板 6 をエッチングする。

【0152】

次に、図22に示すように、保護膜86を除去する。

【0153】

次に、シリコン酸化膜をエッチング除去する。

【0154】

こうして、本実施形態によるマイクロマシンが製造される。

【0155】

〔第4実施形態〕

本発明の第4実施形態によるマイクロマシン及びその製造方法を図23及び図24を用いて説明する。図23及び図24は、本実施形態によるマイクロマシンの製造方法を示す断面図である。図1乃至図22に示す第1乃至第3実施形態によるマイクロマシン及びその製造方法と同一の構成要素には、同一の符号を付して説明を省略または簡潔にする。

【0156】

本実施形態によるマイクロマシンの構造は、図17に示す第3実施形態によるマイクロマシンとほぼ同様であるので説明を省略する。

【0157】

次に、本実施形態によるマイクロマシンの製造方法を図23及び図24を用いて説明する。

【0158】

本実施形態によるマイクロマシンの製造方法は、シリコン基板6中に酸素イオンを注入した後に、シリコン基板6上に更にシリコン層6dを形成することに主な特徴がある。

【0159】

まず、図23(a)に示すように、シリコン基板6を用意する。

【0160】

次に、全面に、例えばスピコート法により、フォトレジスト膜90を形成する。

【0161】

次に、フォトリソグラフィ技術を用いてフォトレジスト膜 9 0 をパターンニングする。

## 【 0 1 6 2 】

次に、フォトレジスト膜 9 0 をマスクとして、シリコン基板 6 を例えば  $5\ \mu\text{m}$  の深さまでエッチングする。これにより、シリコン基板 6 に凹部 9 2 が形成される。凹部 9 2 は、位置合わせマークとして機能するものである。

## 【 0 1 6 3 】

次に、図 1 8 (c) を用いて上述したマイクロマシンの製造方法と同様にして、フォトレジスト膜 3 2 a を形成し、フォトレジスト膜 3 2 a にシリコン基板 6 に達する開口部 3 4 a を形成する (図 2 3 (b) 参照)。

## 【 0 1 6 4 】

次に、図 1 8 (d) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 6 中に酸素イオンを注入する (図 2 3 (c) 参照)。

## 【 0 1 6 5 】

次に、図 2 3 (d) に示すように、全面に、例えば厚さ  $100\ \mu\text{m}$  のシリコン層 6 d を形成する。シリコン層 6 d としては、ポリシリコン層を堆積してもよいし、シリコン基板 6 上にシリコン層 6 をエピタキシャル成長してもよい。

## 【 0 1 6 6 】

次に、図 2 3 (e) に示すように、全面に、例えばスピコート法により、フォトレジスト膜 9 4 を形成する。

## 【 0 1 6 7 】

次に、フォトリソグラフィ技術を用い、フォトレジスト膜 9 4 をパターンニングする。これにより、貫通孔 3 0 a を形成するための開口部 9 6 がフォトレジスト膜 9 4 に形成される。

## 【 0 1 6 8 】

次に、フォトレジスト膜 9 4 をマスクとして、シリコン層 6 d 及びシリコン基板 6 をエッチングする。これにより、シリコン層 6 d 及びシリコン基板 6 に貫通孔 3 0 a が形成される (図 2 4 (a) 参照)。

## 【 0 1 6 9 】



次に、図 1 8 (e) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン酸化膜 1 8 a を形成する (図 2 4 (b) 参照)。

## 【 0 1 7 0 】

次に、シリコン基板 8 を用意する。

## 【 0 1 7 1 】

次に、図 1 9 (a) 及び図 1 9 (b) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 に貫通孔 4 6 を形成する。

## 【 0 1 7 2 】

次に、図 1 9 (c) を用いて上述したマイクロマシンの製造方法と同様にして、シリコン基板 8 の表面及び貫通孔 4 6 の内壁にシリコン酸化膜 1 8 b を形成する。

## 【 0 1 7 3 】

次に、シリコン基板 6 のシリコン酸化膜 3 8 a が埋め込まれている側と、シリコン基板 8 とを重ね合わせる。シリコン基板 6 とシリコン基板 8 とを重ね合わせ際には、図 2 0 (a) を用いて上述したマイクロマシンの製造方法と同様に、貫通孔 3 0 a、4 6 を用いる。

## 【 0 1 7 4 】

次に、酸化雰囲気中にて、熱処理を行う。熱処理条件は、図 2 0 (a) を用いて上述したマイクロマシンの製造方法と同様とする。

## 【 0 1 7 5 】

この後のマイクロマシンの製造方法は、図 2 0 (b) 乃至図 2 2 に示す第 3 実施形態によるマイクロマシンの製造方法と同様であるので説明を省略する。

## 【 0 1 7 6 】

シリコン酸化膜 3 8 a をマスクとし、シリコン酸化膜 1 8 をエッチングストップパとして、シリコン基板 6 及びシリコン層 6 d をエッチングすることによりバネ部分 2 0 e が形成されるため、トーションバー 1 6 を構成するバネ部分 2 0 e は、シリコン基板 6 とシリコン層 6 d とにより構成されることとなる (図 2 4 (d) 参照)。

## 【 0 1 7 7 】

こうして本実施形態によるマイクロマシンが製造される。

【0178】

本実施形態によれば、シリコン基板6内に酸素イオンを注入した後にシリコン基板6上にシリコン層6dを形成するため、シリコン層6dの表面から所望の深さにシリコン酸化膜38aを埋め込むことができる。このため、本実施形態によれば、トーションバー16を構成するバネ部分20eの厚さを、より容易に所望の厚さに設定することができる。

【0179】

〔変形実施形態〕

本発明は上記実施形態に限らず種々の変形が可能である。

【0180】

例えば、上記実施形態では、光スイッチの製造方法及び振動子の製造方法を例に説明したが、本発明は、光スイッチの製造方法及び振動子の製造方法に限定されるものではなく、トーションバーを有するあらゆるマイクロマシンの製造方法に適用することができる。

【0181】

【発明の効果】

以上の通り、本発明によれば、半導体基板中に酸化膜を埋め込み、半導体基板の絶縁膜が埋め込まれた側の面を他の半導体基板と貼り合わせ、半導体基板に埋め込まれた酸化膜をマスクとして半導体基板をエッチングすることにより、半導体基板と一体に形成されたトーションバーを形成するため、トーションバーの厚さを容易に制御することができる。従って、本発明によれば、トーションバーを有するマイクロマシンを、高い歩留りで形成することができる。

【0182】

また、本発明によれば、半導体基板に位置合わせマークとして機能する貫通孔をそれぞれ形成するため、半導体基板の位置合わせを容易に行うことができる。従って、本発明によれば、簡便な装置を用いてマイクロマシンを製造することが可能となり、ひいては低コスト化に寄与することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施形態によるマイクロマシンを示す平面図及び断面図である。

【図 2】

本発明の第 1 実施形態によるマイクロマシンを示す断面図である。

【図 3】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 1）である。

【図 4】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 2）である。

【図 5】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 3）である。

【図 6】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 4）である。

【図 7】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 5）である。

【図 8】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 6）である。

【図 9】

本発明の第 1 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 7）である。

【図 10】

本発明の第 2 実施形態によるマイクロマシンを示す断面図である。

【図 11】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（そ

の 1 ) である。

【図 1 2】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 2）である。

【図 1 3】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 3）である。

【図 1 4】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 4）である。

【図 1 5】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 5）である。

【図 1 6】

本発明の第 2 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 6）である。

【図 1 7】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す平面図及び断面図である。

【図 1 8】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す工程断面図である。

【図 1 9】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 1）である。

【図 2 0】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 2）である。

【図 2 1】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す工程断面図（そ

の 3 ) である。

【図 2 2】

本発明の第 3 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 4）である。

【図 2 3】

本発明の第 4 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 1）である。

【図 2 4】

本発明の第 4 実施形態によるマイクロマシンの製造方法を示す工程断面図（その 2）である。

【図 2 5】

トーションバーを有する提案されている光スイッチの製造方法を示す工程断面図（その 1）である。

【図 2 6】

トーションバーを有する提案されている光スイッチの製造方法を示す工程断面図（その 2）である。

【図 2 7】

トーションバーを有する提案されている光スイッチの製造方法を示す工程断面図（その 3）である。

【図 2 8】

トーションバーを有する提案されている光スイッチの製造方法を示す工程断面図（その 4）である。

【符号の説明】

6 … シリコン基板

6 a ～ 6 d … 半導体層

8 … シリコン基板

1 0 … 固定電極

1 0 a … 櫛形部

1 2 … 可動電極

1 2 a … 櫛形部  
1 2 b … 櫛形部  
1 4 … 可動電極  
1 4 a … 櫛形部  
1 6、1 6 a ～ 1 6 d … トーションバー  
1 8、1 8 a ～ 1 8 c … シリコン酸化膜  
2 0 a ～ 2 0 e … バネ部分  
2 2 … 支持基板  
2 4 … ミラー  
2 6 … フォトレジスト膜  
2 8 … 開口部  
3 0 … 貫通孔  
3 2、3 2 a … フォトレジスト膜  
3 4、3 4 a … 開口部  
3 6、3 6 a … 酸素イオンが注入された領域  
3 8、3 8 a … シリコン酸化膜  
4 2 … フォトレジスト膜  
4 4 … 開口部  
4 6 … 貫通孔  
4 8 … フォトレジスト膜  
5 0 … 開口部  
5 2 … 酸素イオンが注入された領域  
5 4 … シリコン酸化膜  
5 6 … 埋め込み層  
5 8 … 凹部  
6 0 … 金属膜  
6 2 … フォトレジスト膜  
6 4 … バンプ  
6 6 … シリコン酸化膜

6 8 … 金属膜  
7 0 … フォトレジスト膜  
7 2 … バンプ  
7 4 … シリコン酸化膜  
7 6 … フォトレジスト膜  
7 7 … 保護膜  
7 8 … フォトレジスト膜  
8 0 … 環状固定枠  
8 2 … 振動リング  
8 4 … フォトレジスト膜  
8 6 … 保護膜  
8 8 … フォトレジスト膜  
9 0 … フォトレジスト膜  
9 2 … 凹部  
9 4 … フォトレジスト膜  
9 6 … 開口部  
1 0 0 … フォトレジスト膜  
1 0 1 … 段差  
1 0 2 … フォトレジスト膜  
1 0 3 … 段差  
1 0 6 … シリコン基板  
1 0 8 … シリコン基板  
1 1 0 … 固定電極  
1 1 0 a … 櫛形部  
1 1 2 … 可動電極  
1 1 2 a … 櫛形部  
1 1 6、1 6 a ～ 1 6 d … トーションバー  
1 2 0 a、1 2 0 b … バネ部分  
1 2 4 … ミラー

1 6 0 …金属膜

1 6 4 …バンプ

1 6 6 …シリコン酸化膜

1 7 2 …バンプ

1 7 4 …シリコン酸化膜

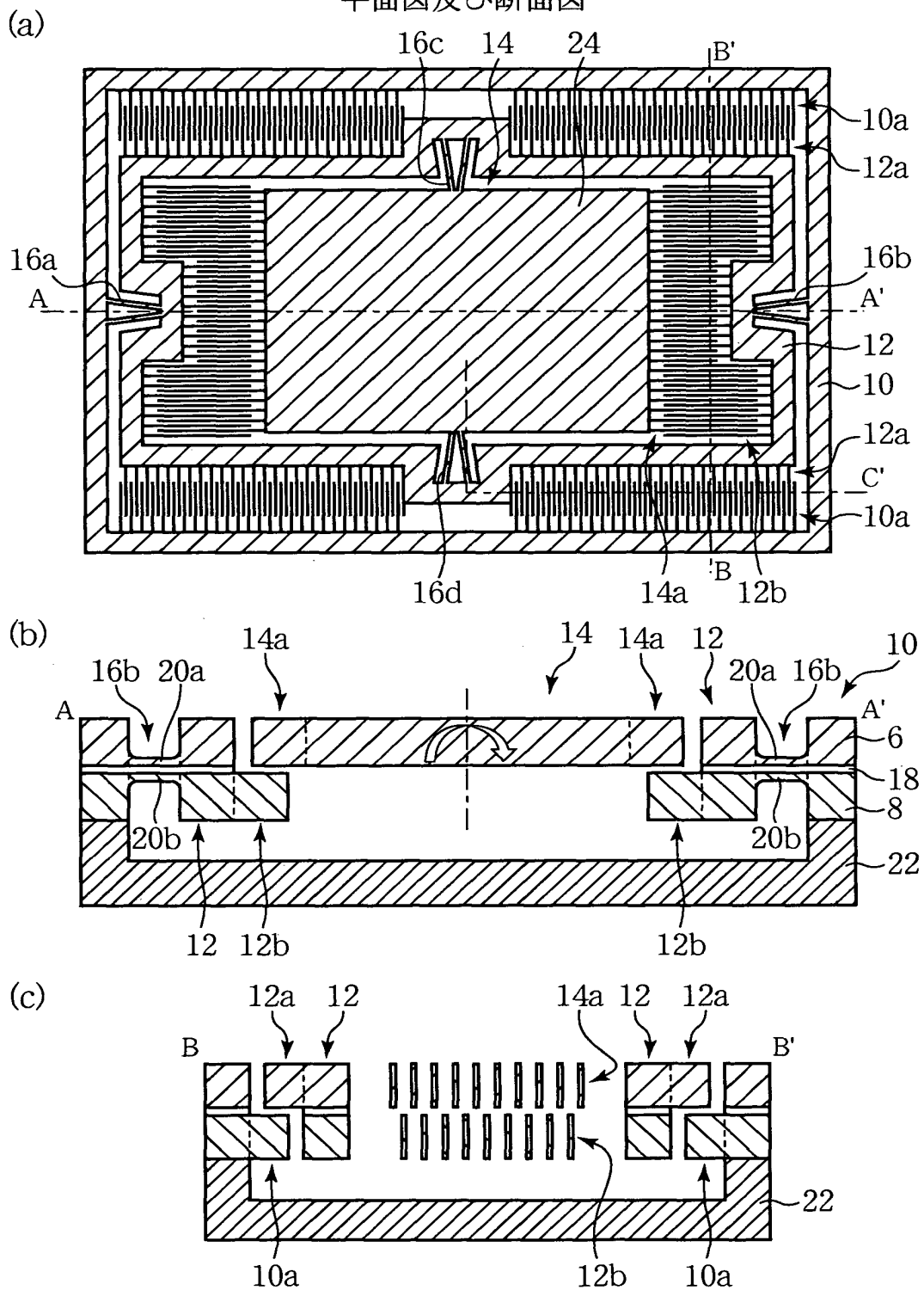


特 2 0 0 2 - 2 7 1 6 4 4

【書類名】 図面

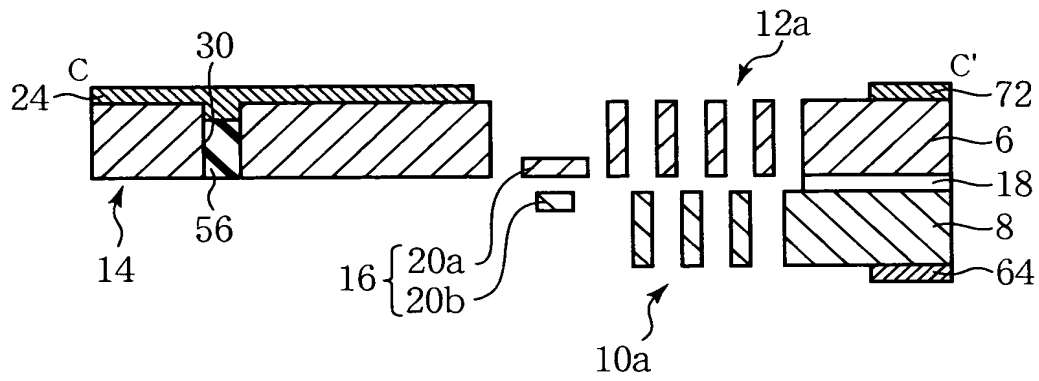
【図 1】

本発明の第1実施形態によるマイクロマシンを示す  
平面図及び断面図



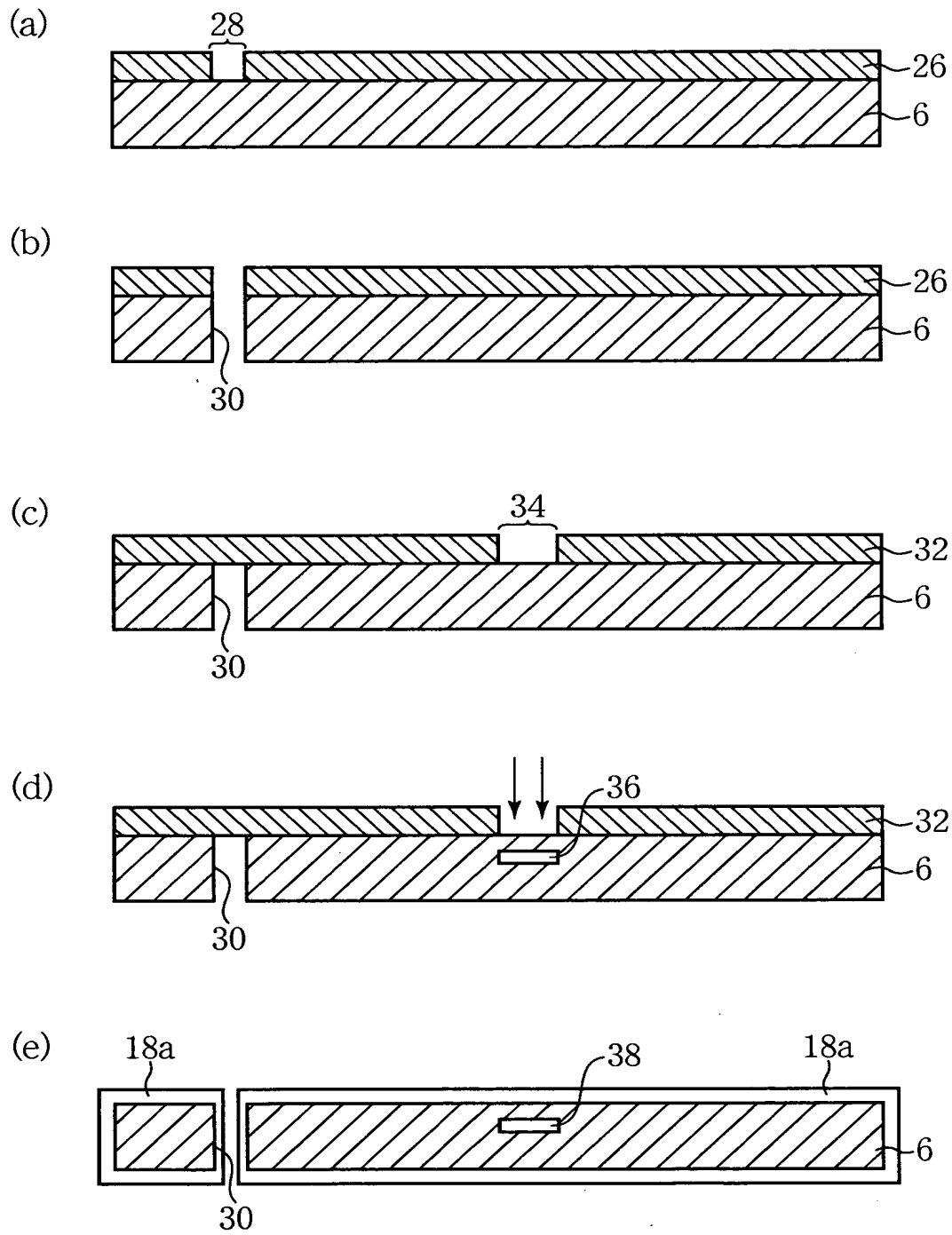
【図 2】

本発明の第1実施形態によるマイクロマシンを示す断面図



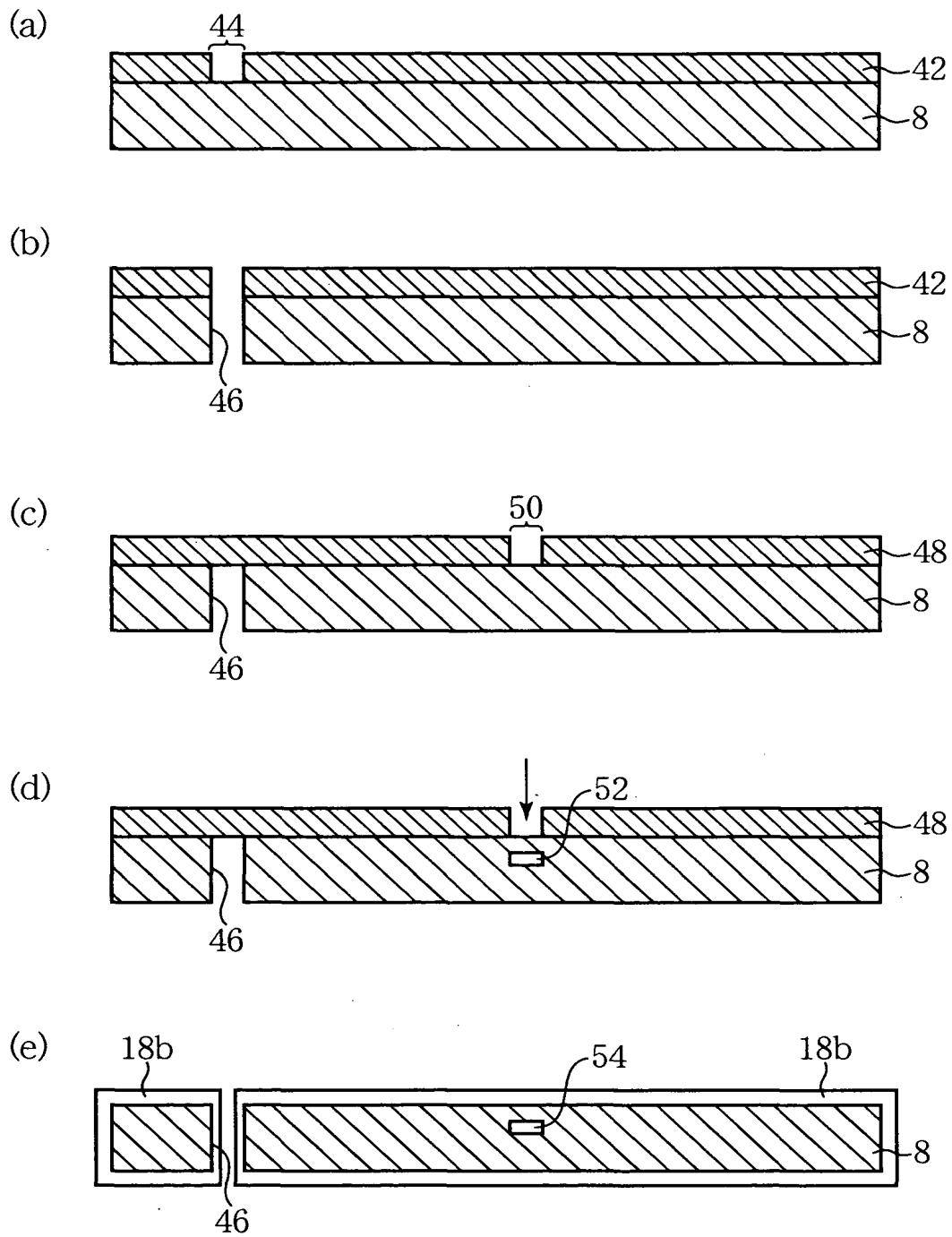
【図 3】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その1)



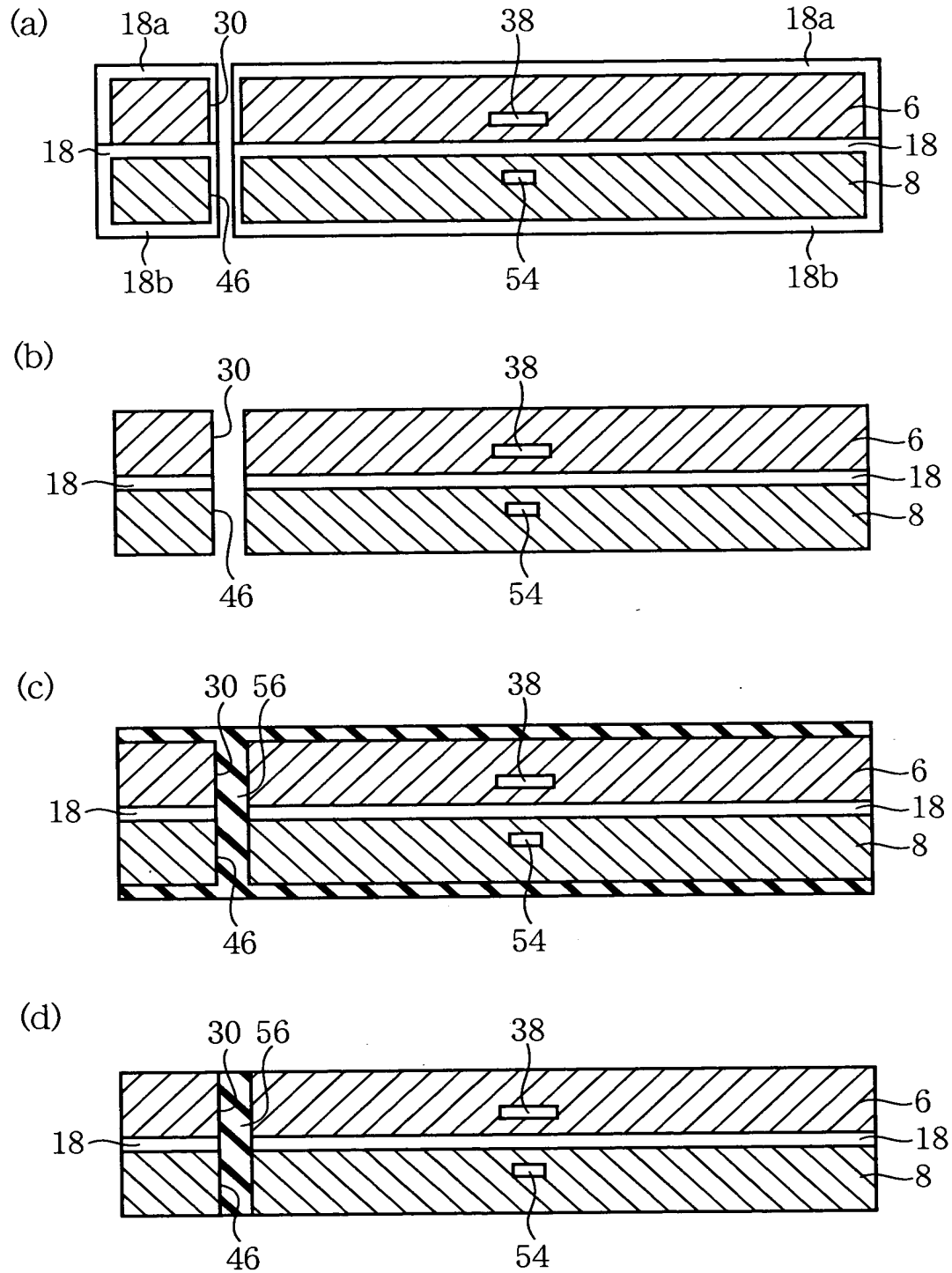
【図 4】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その2)



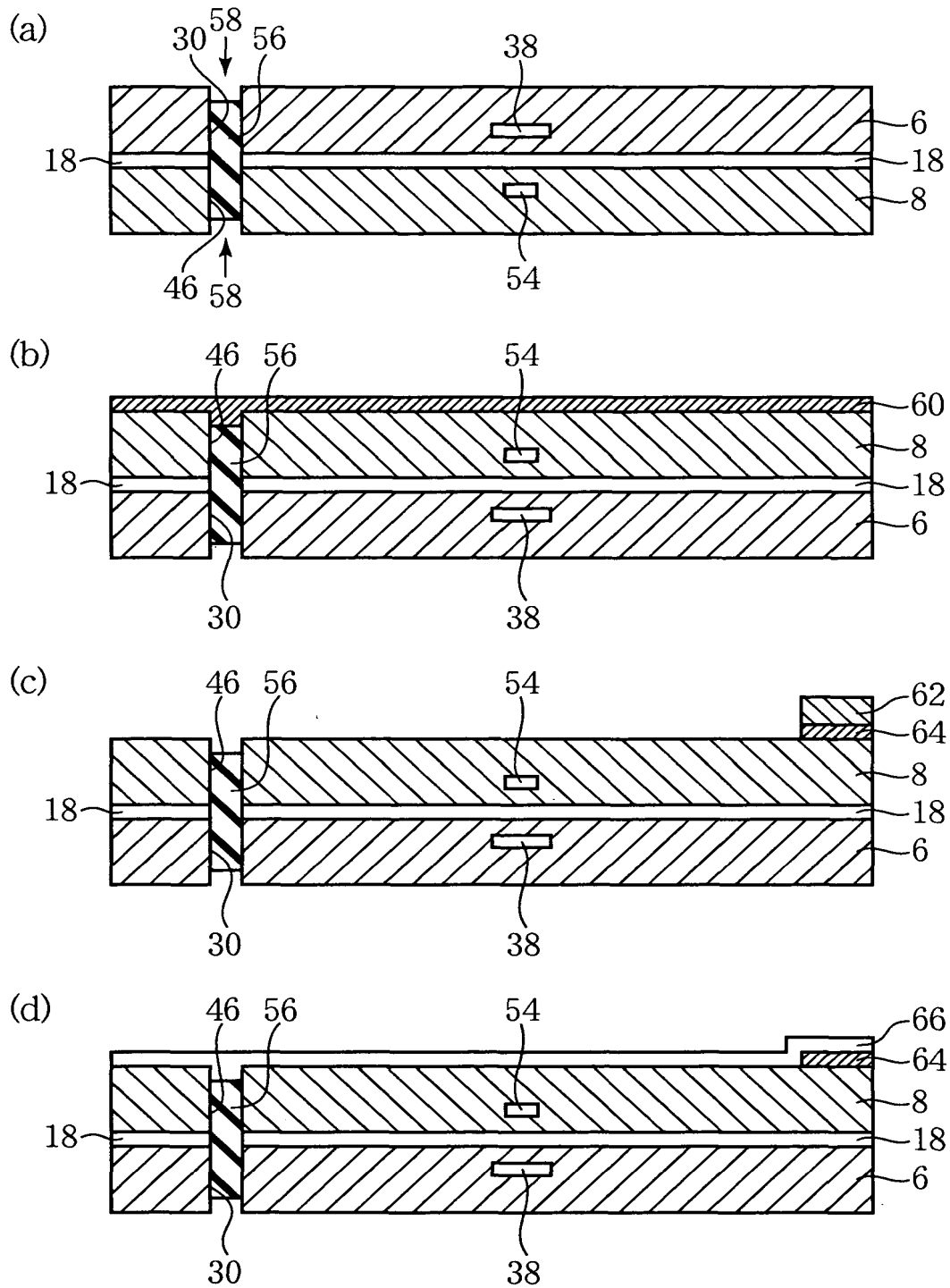
【図 5】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その3)



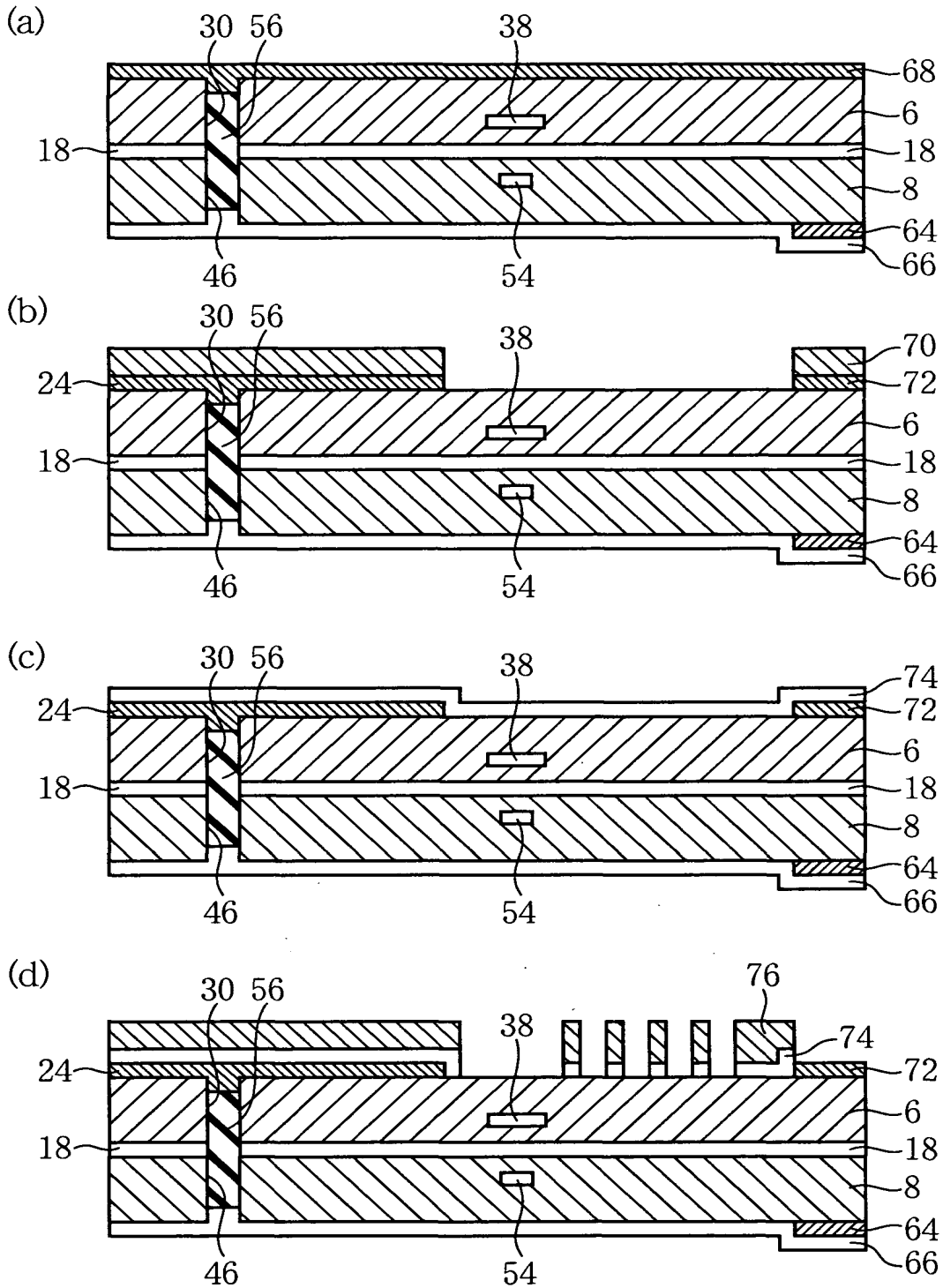
【図 6】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その4)



【図 7】

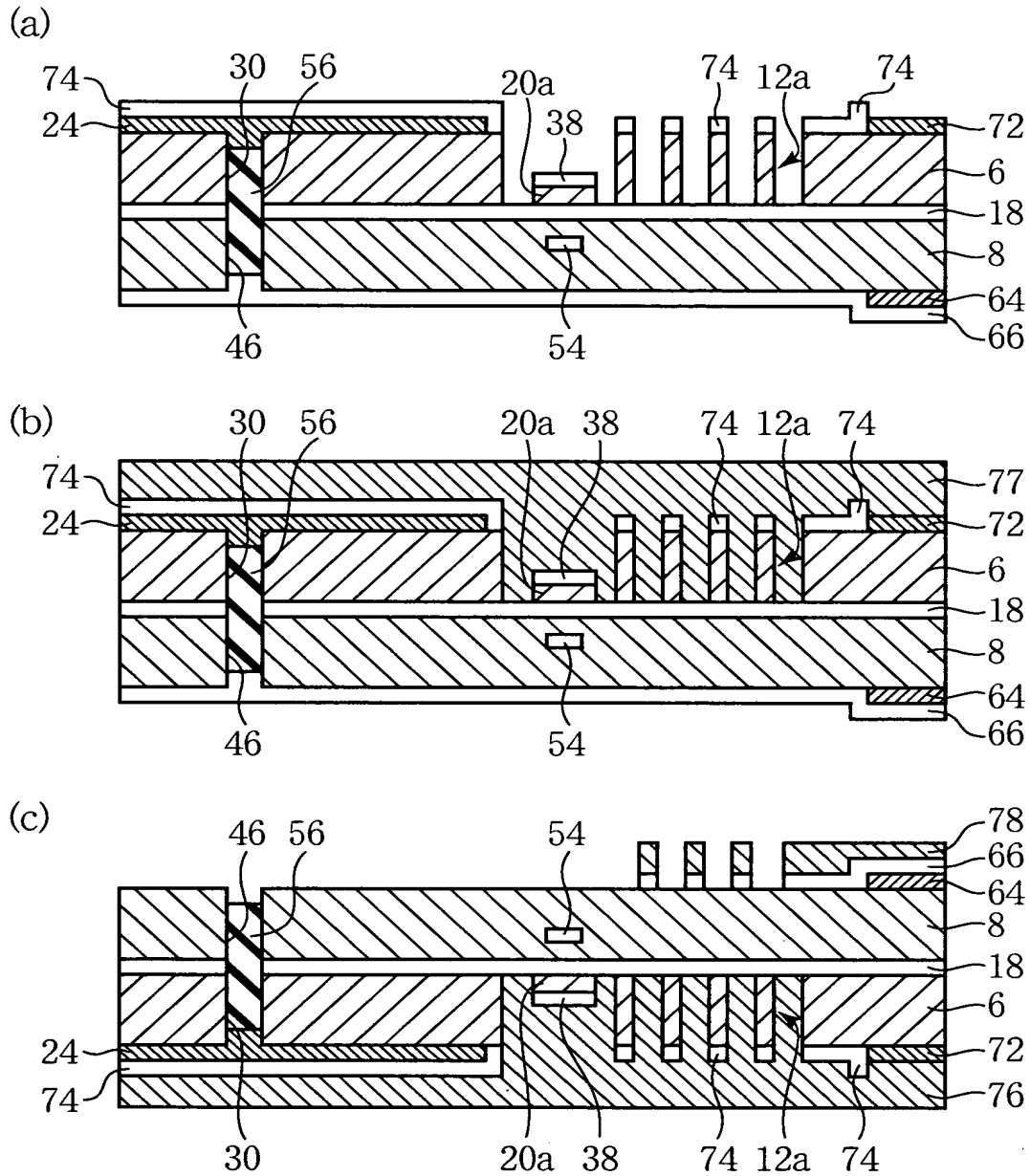
本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その5)





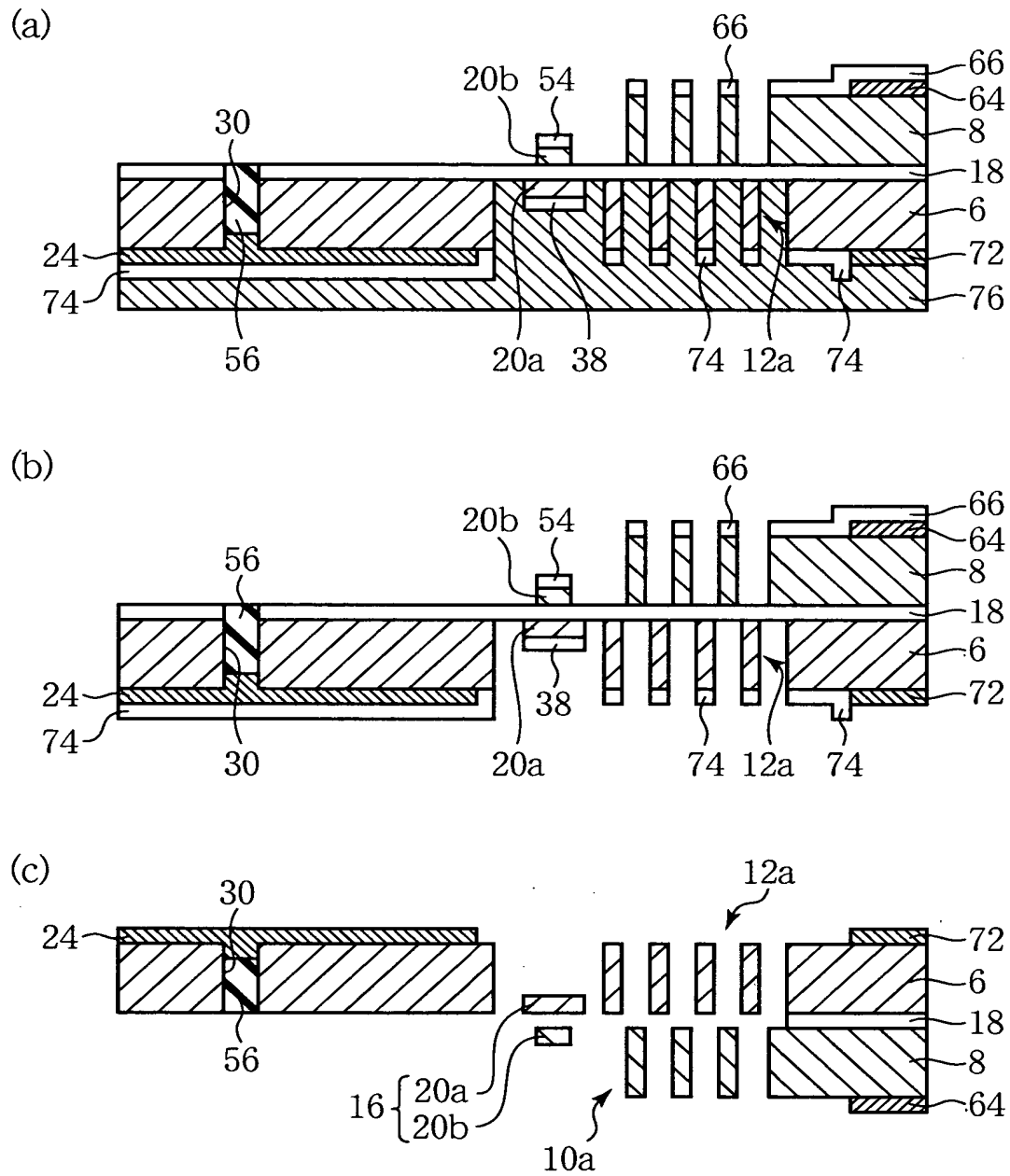
【図 8】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その6)



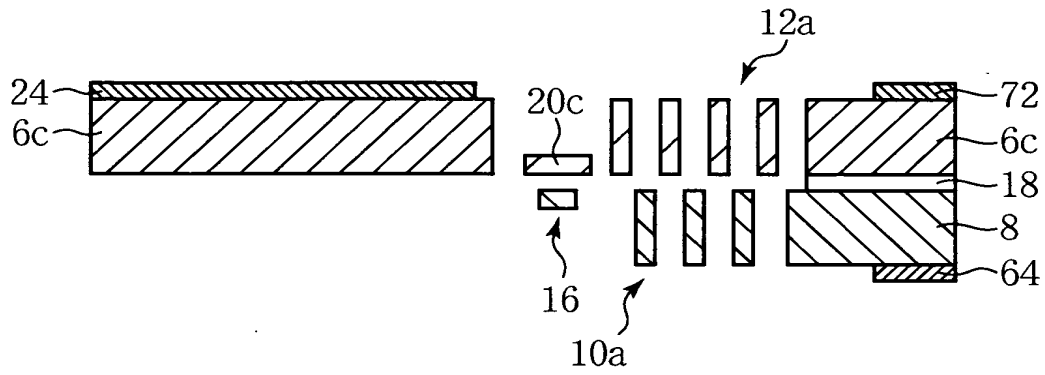
【図 9】

本発明の第1実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その7)



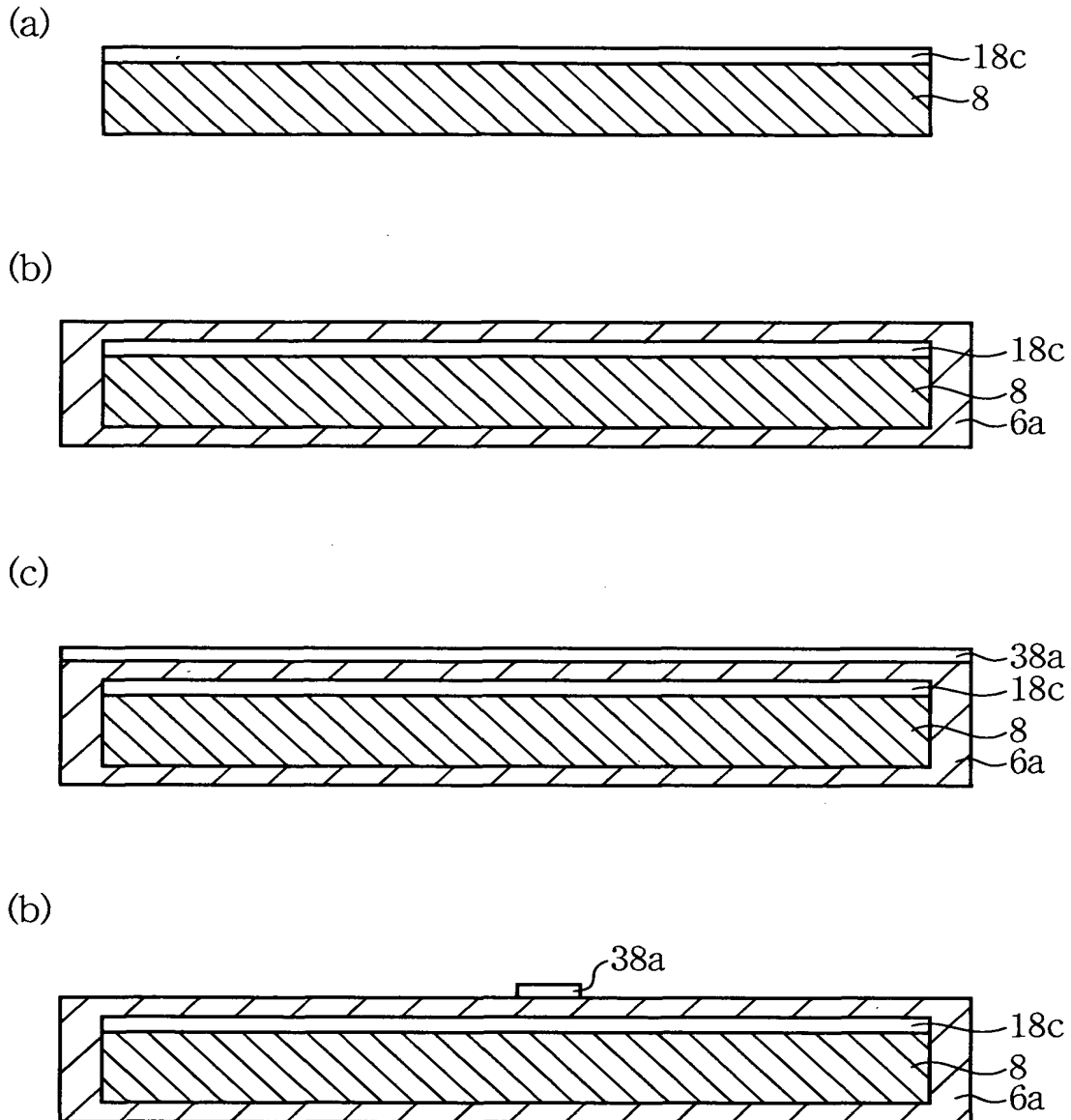
【図 1 0】

本発明の第2実施形態によるマイクロマシンを示す断面図



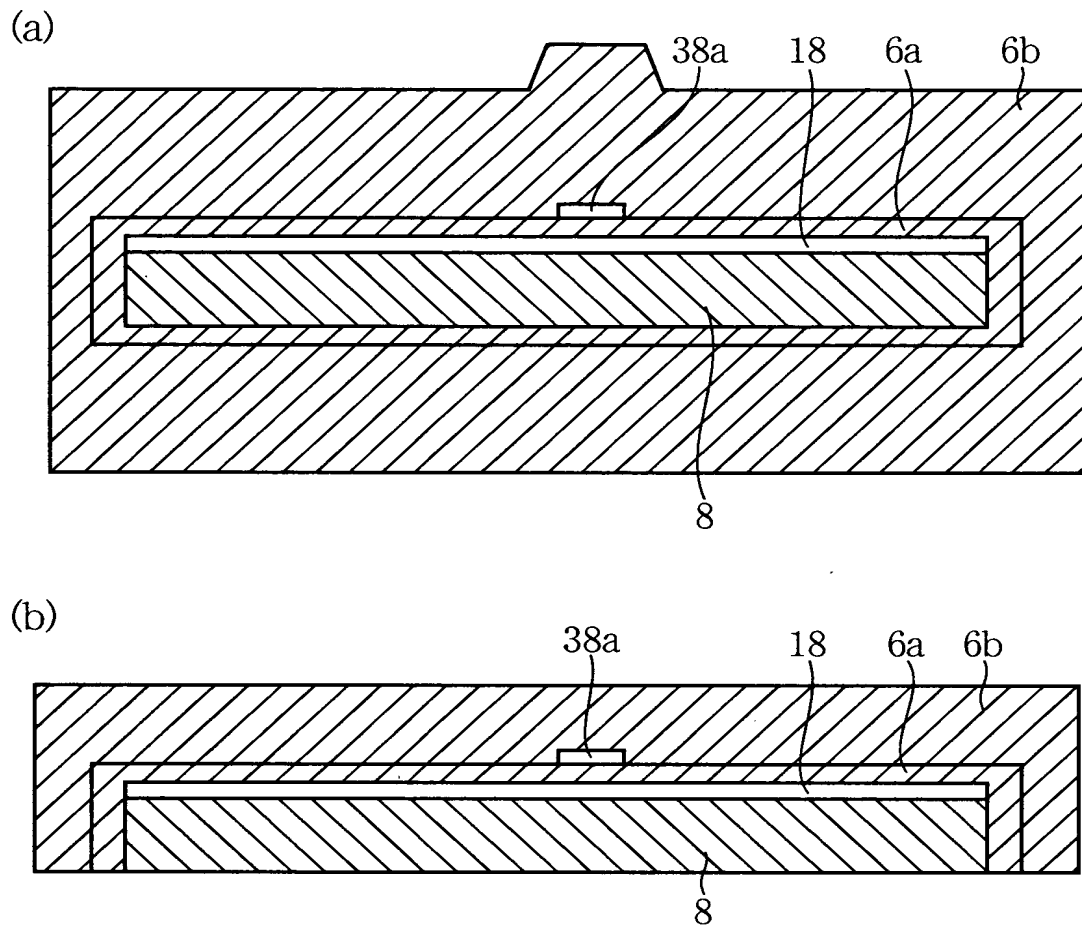
【図 1 1】

本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その1)



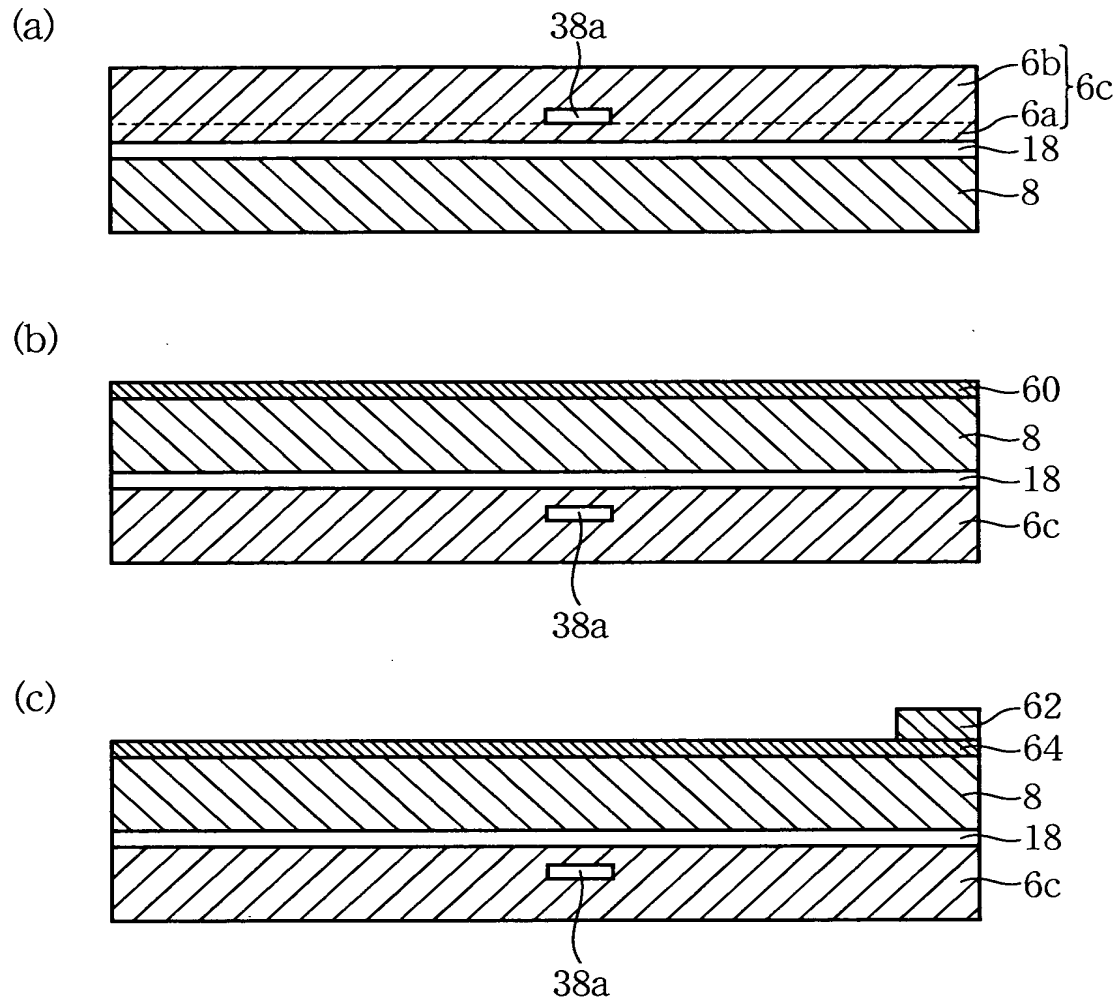
【図 1 2】

本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その2)



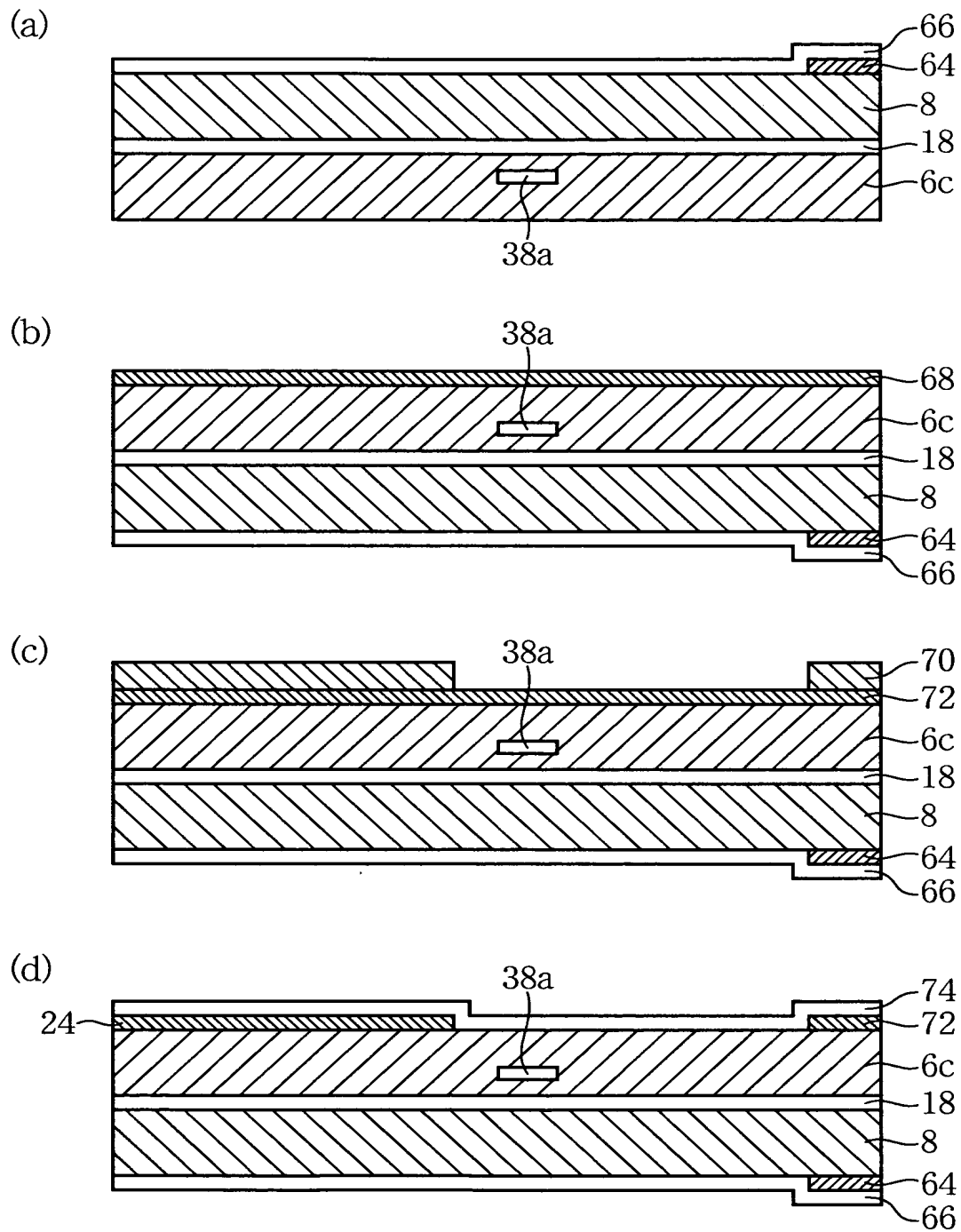
【図 1 3】

本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その3)



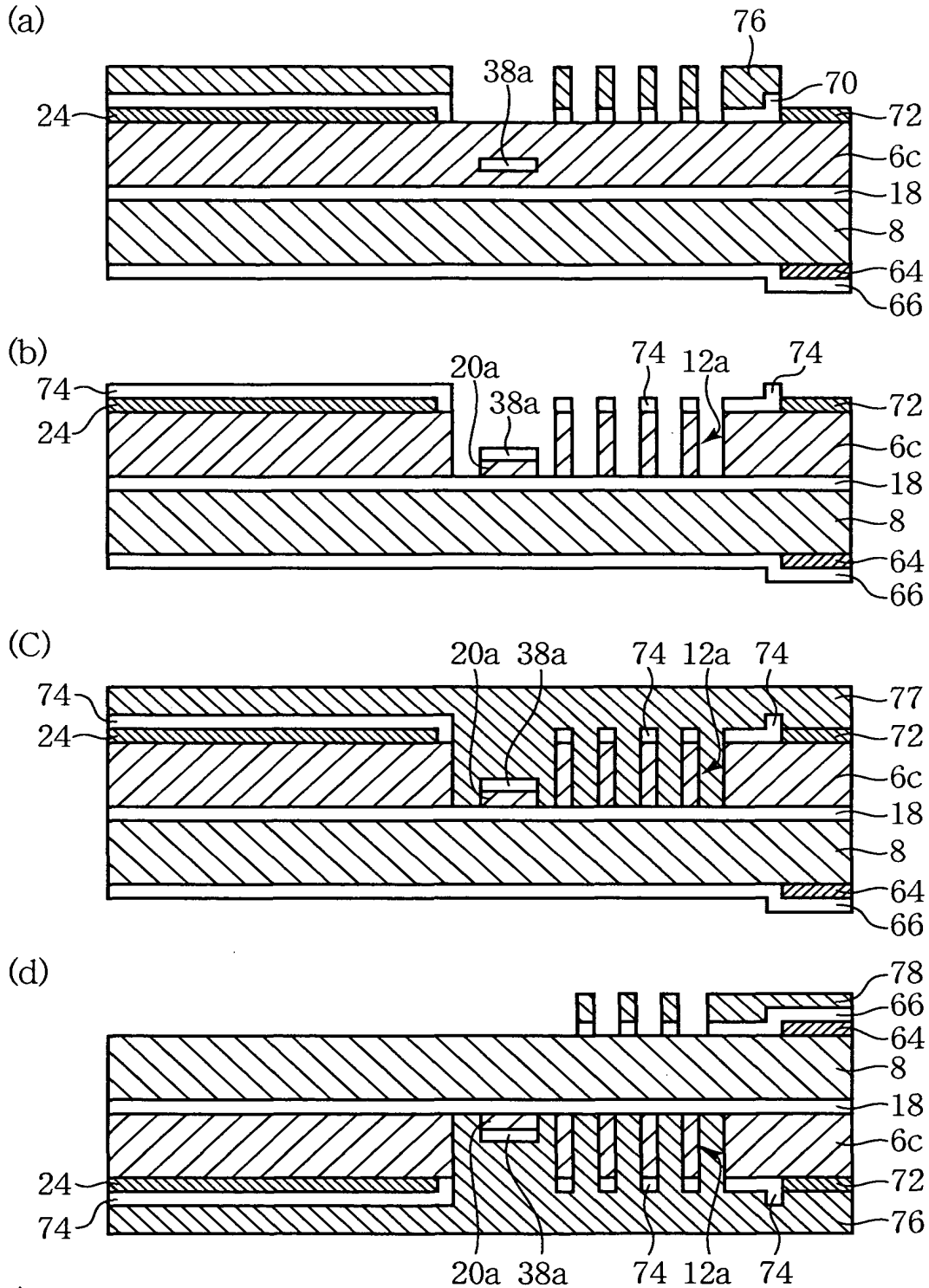
【図 1 4】

本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その4)



【図 1 5】

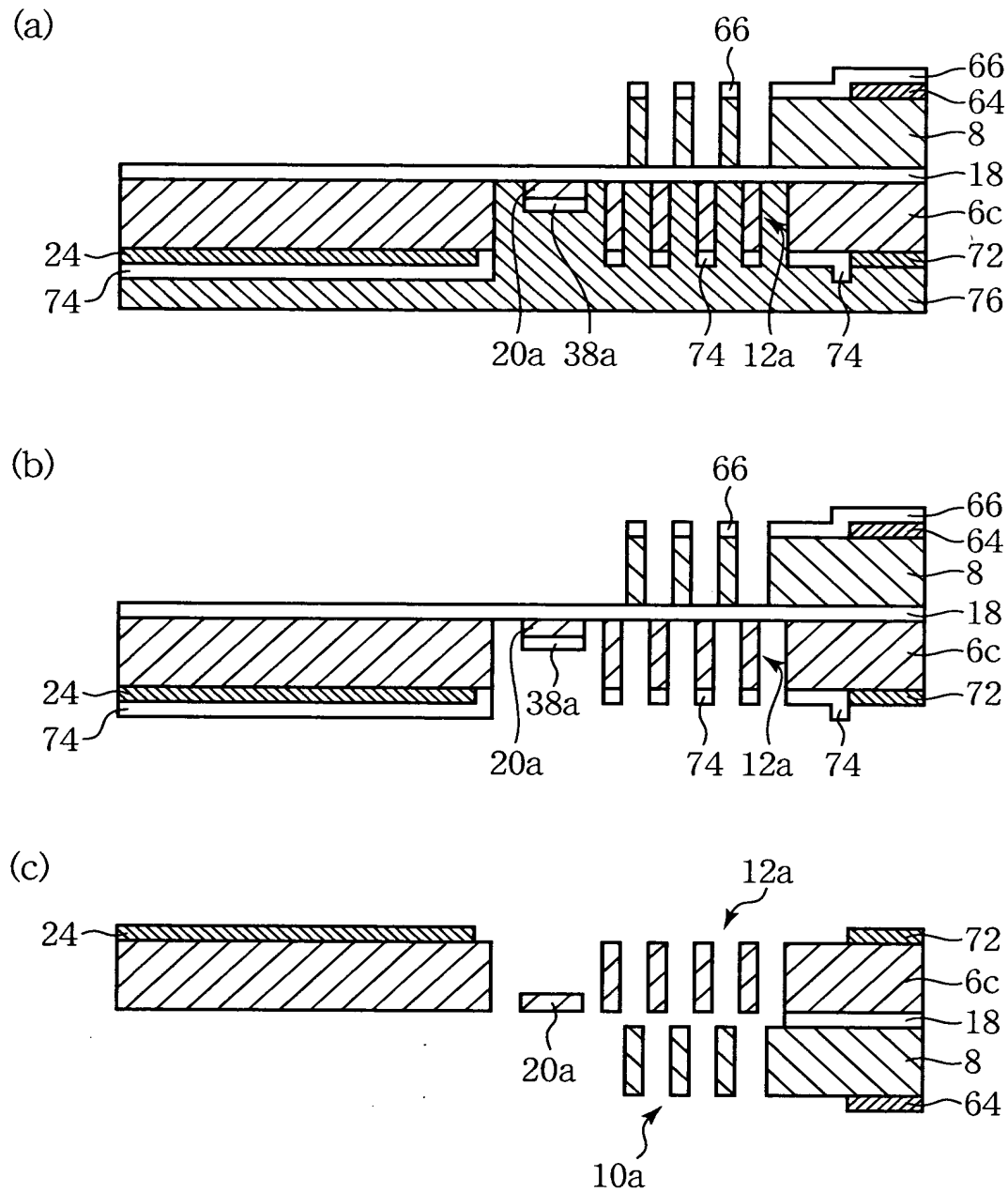
本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その5)





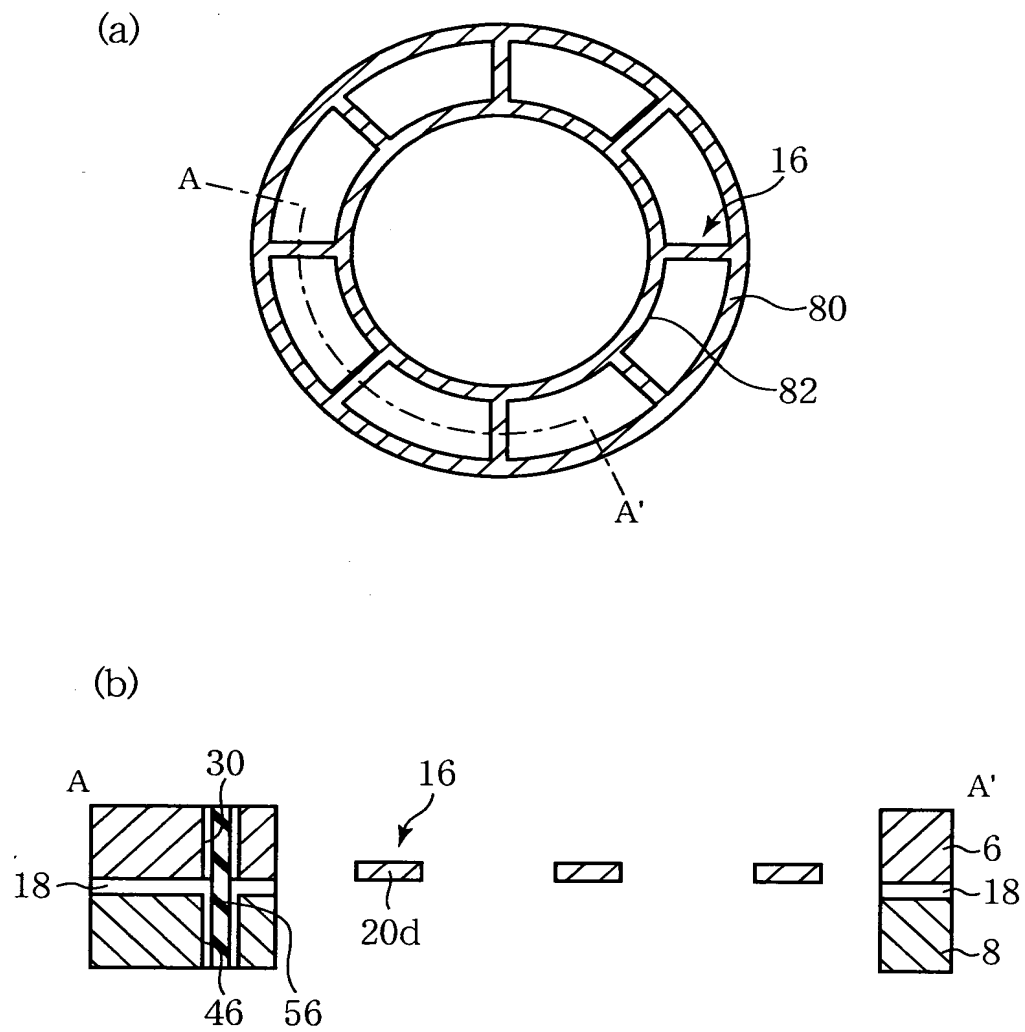
【図 16】

本発明の第2実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その6)



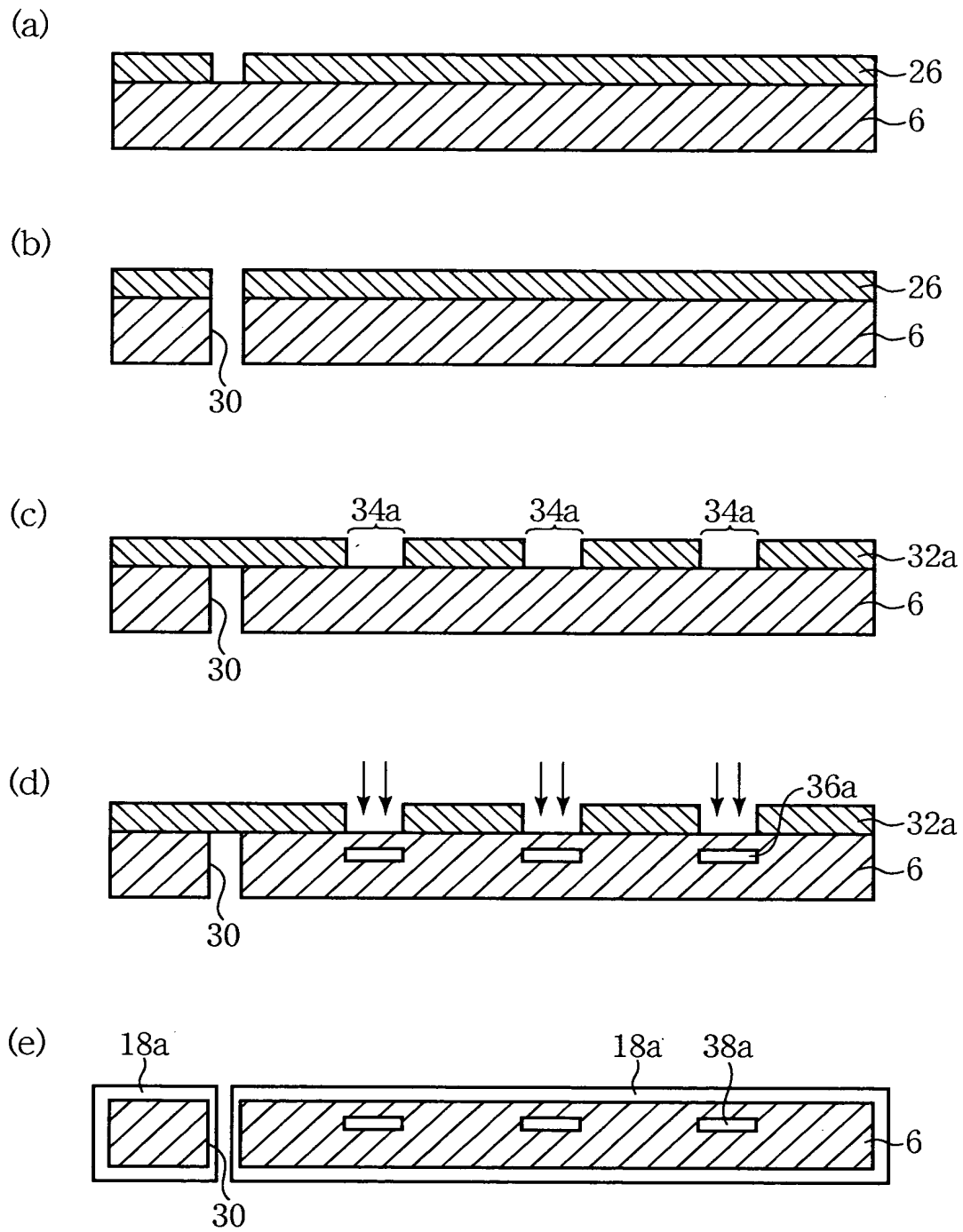
【図 1 7】

本発明の第3実施形態によるマイクロマシンを示す  
平面図及び断面図



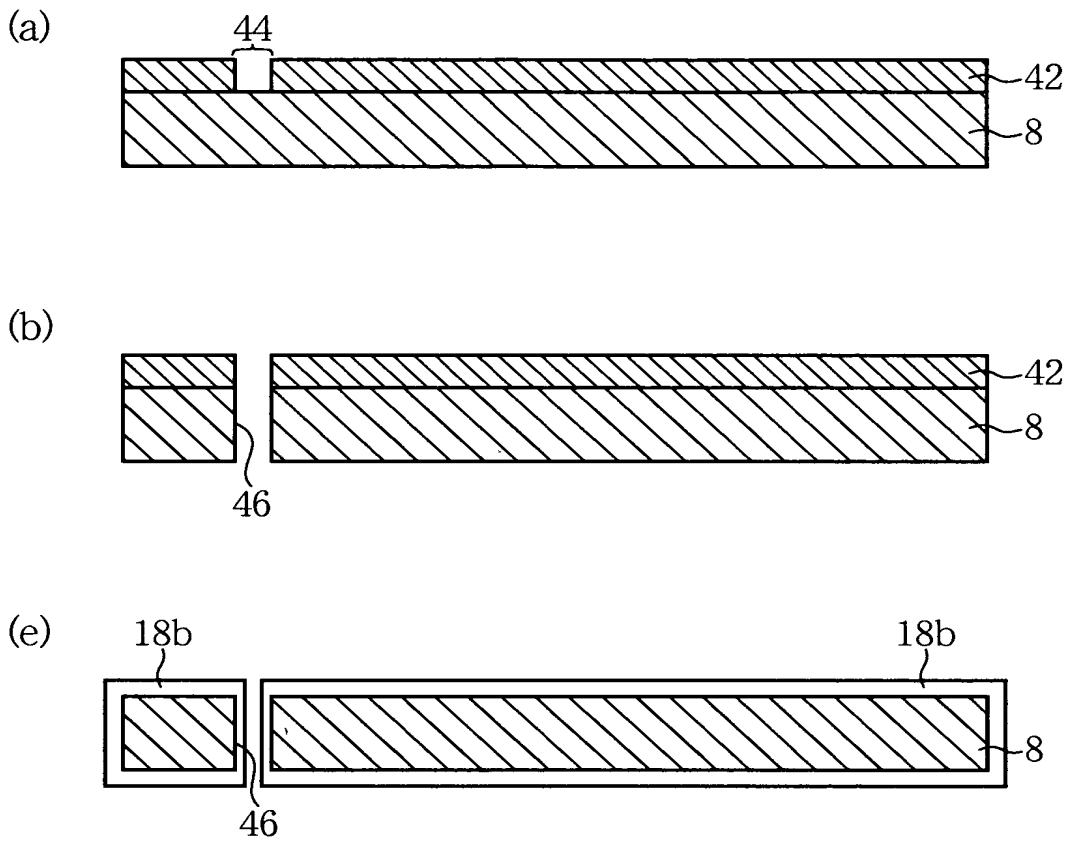
【図 1 8】

本発明の第3実施形態によるマイクロマシンの製造方法を示す  
工程断面図



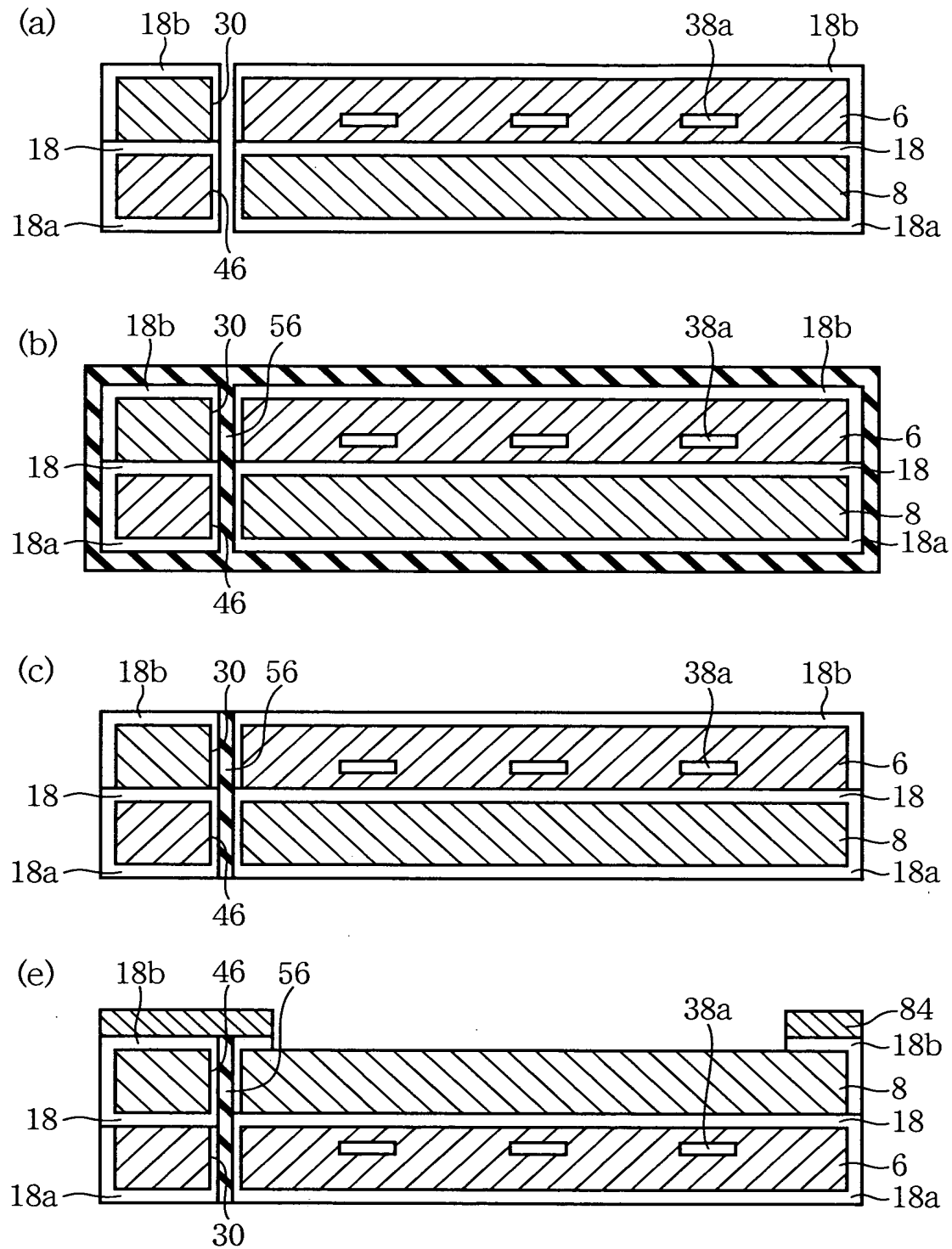
【図 1 9】

本発明の第3実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その1)



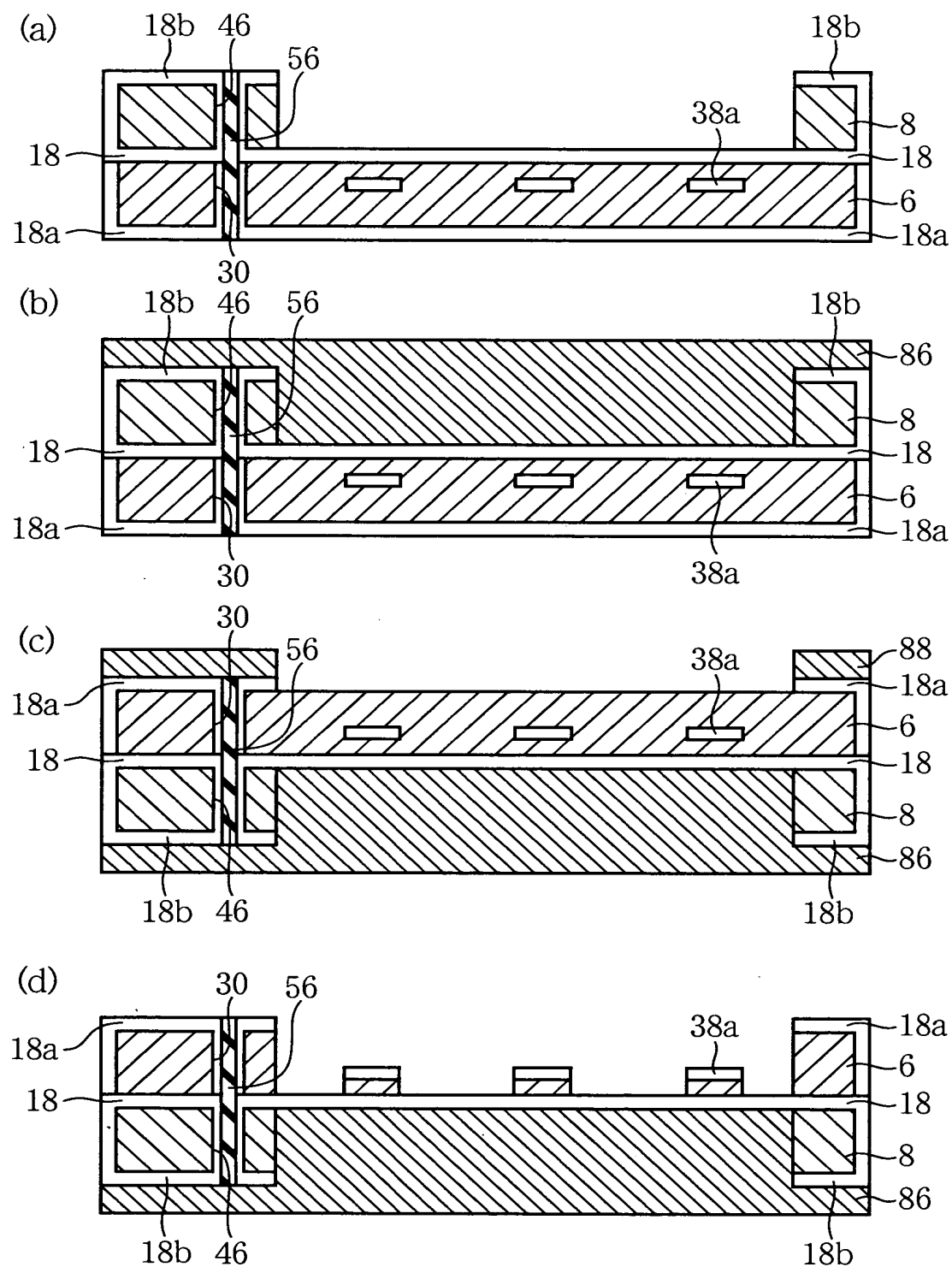
【図 2 0】

本発明の第3実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その2)



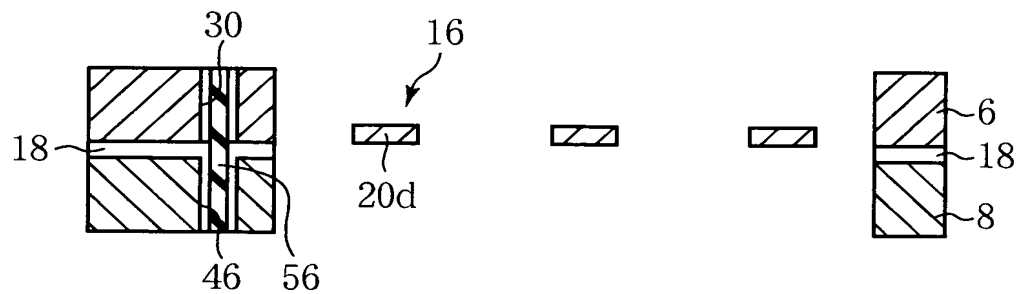
【図 2 1】

本発明の第3実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その3)



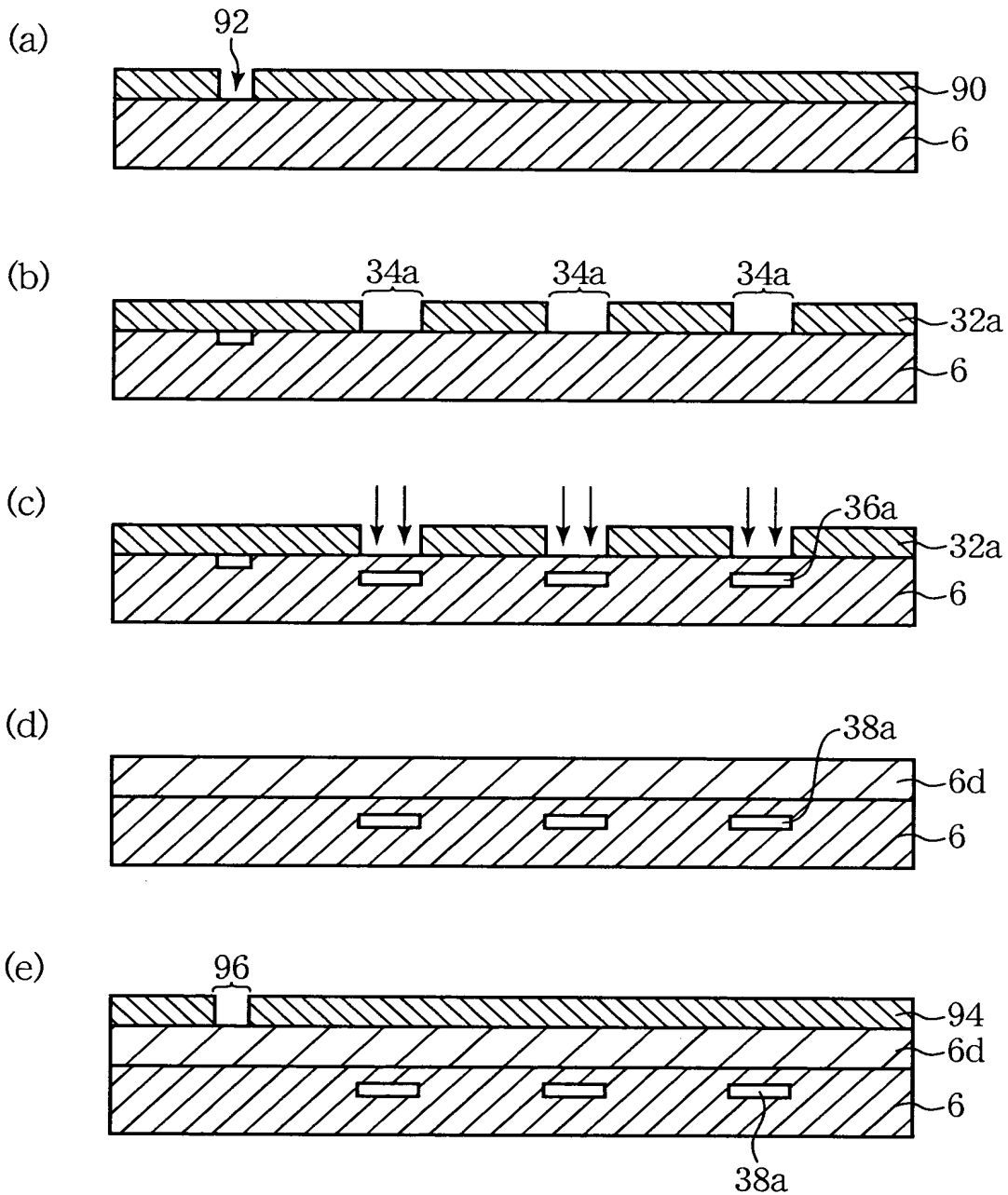
【図 2 2】

本発明の第3実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その4)



【図 2 3】

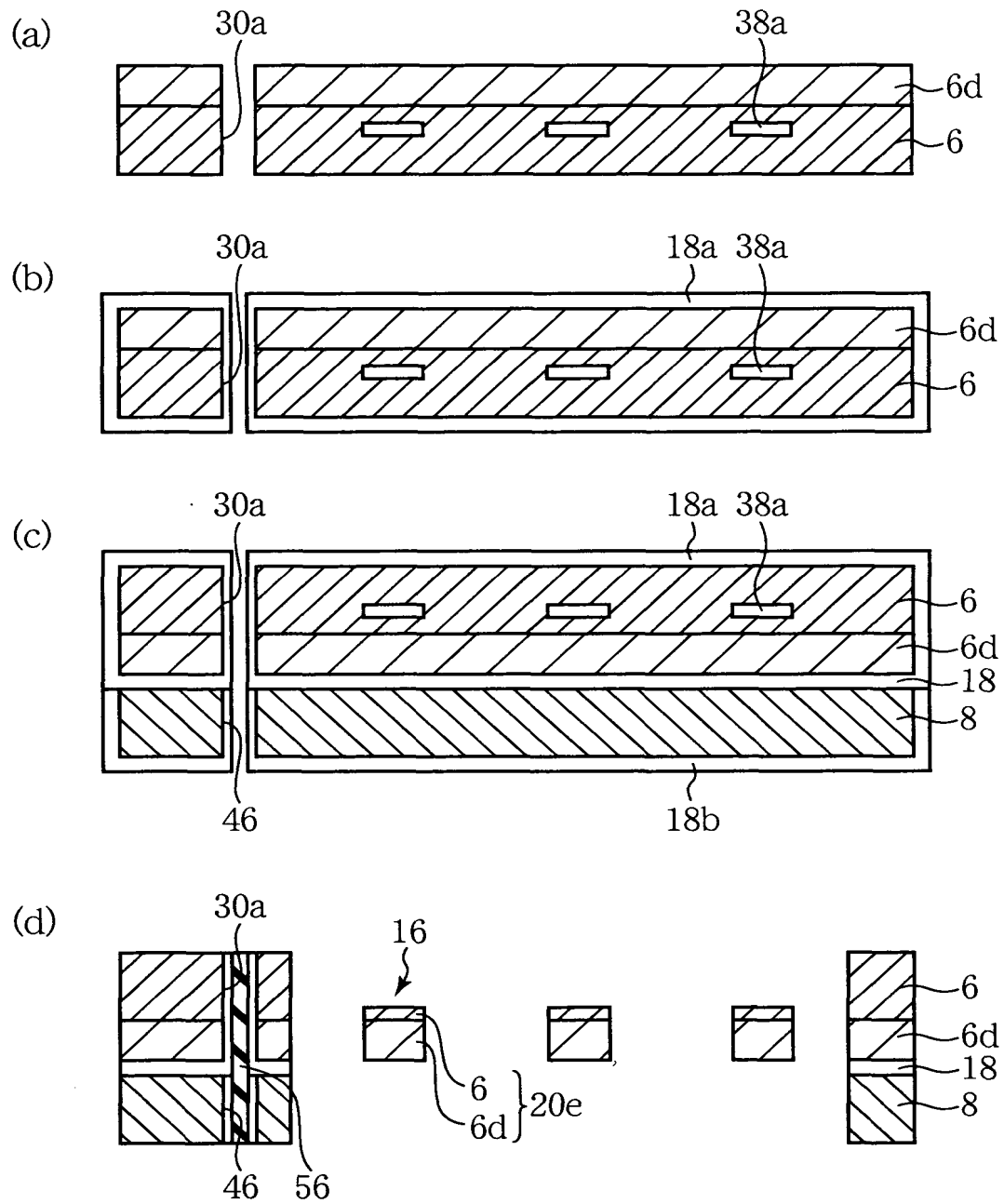
本発明の第4実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その1)





【図 2 4】

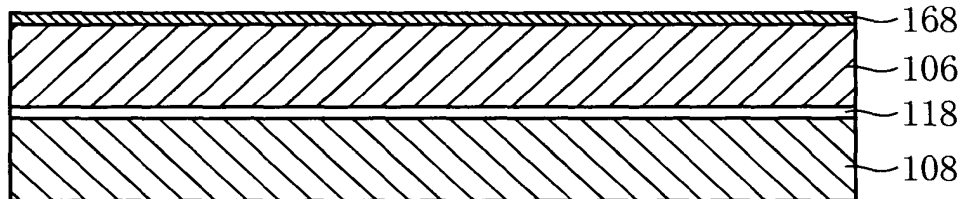
本発明の第4実施形態によるマイクロマシンの製造方法を示す  
工程断面図(その2)



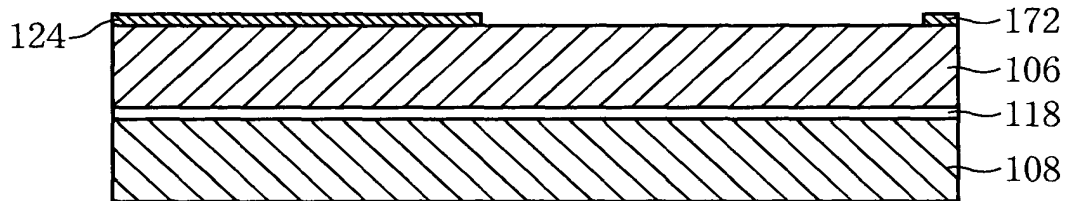
【図 2 5】

トーションバーを有する提案されている光スイッチの製造方法  
を示す工程断面図(その1)

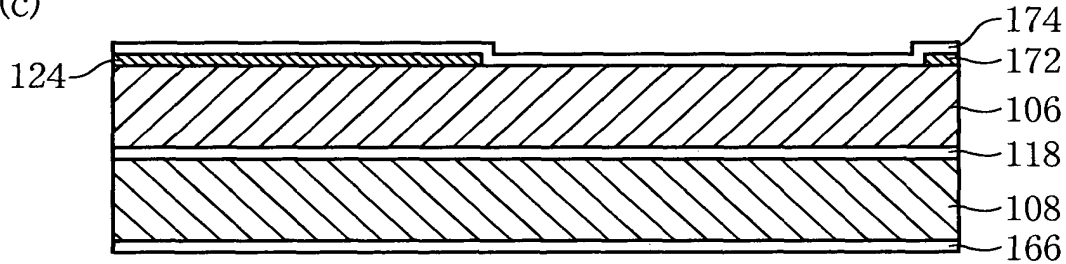
(a)



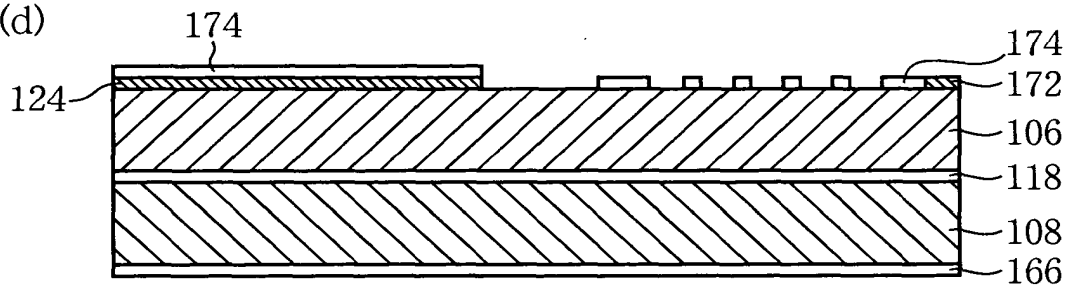
(b)



(c)

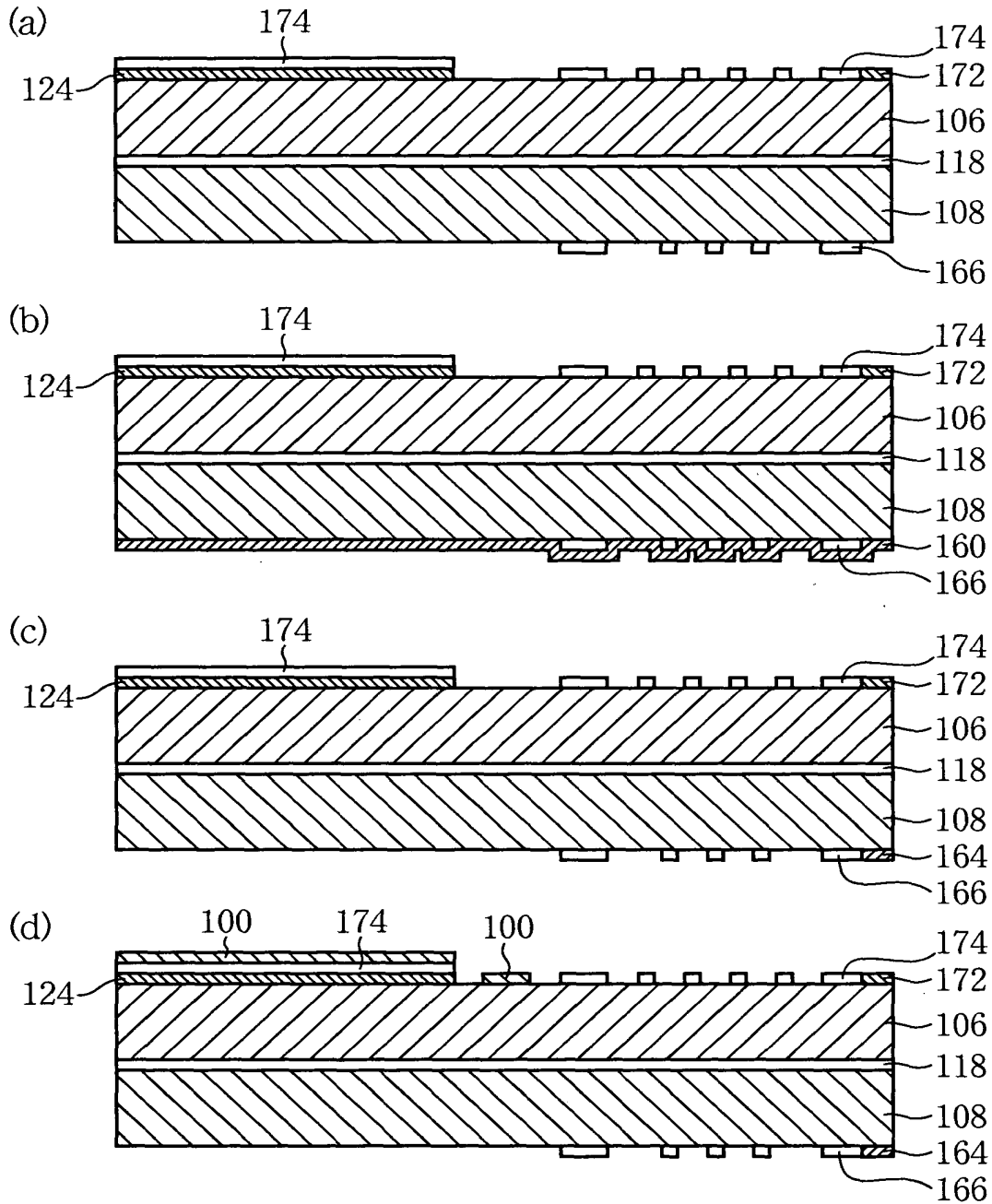


(d)



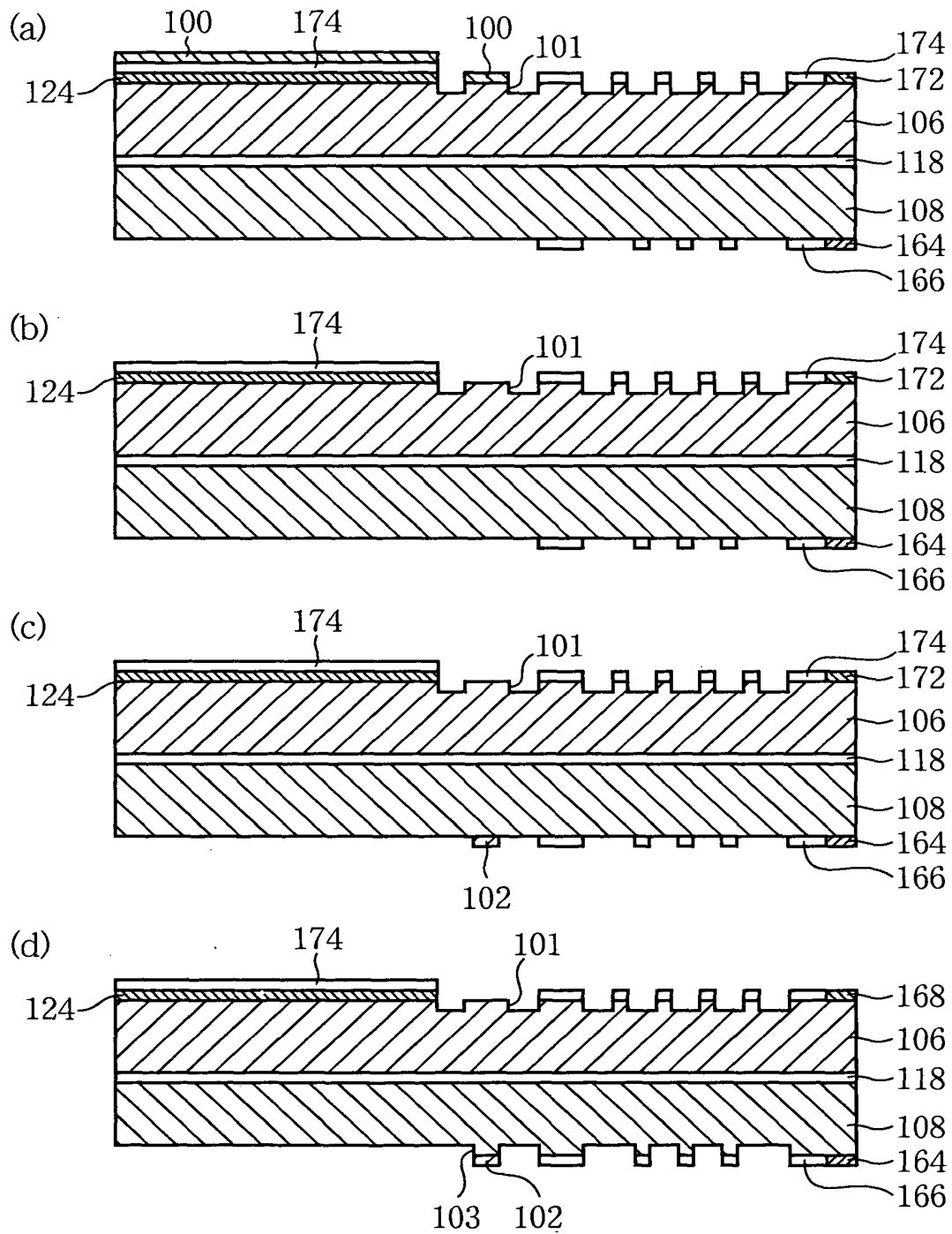
【図 26】

トーションバーを有する提案されている光スイッチの製造方法  
を示す工程断面図(その2)



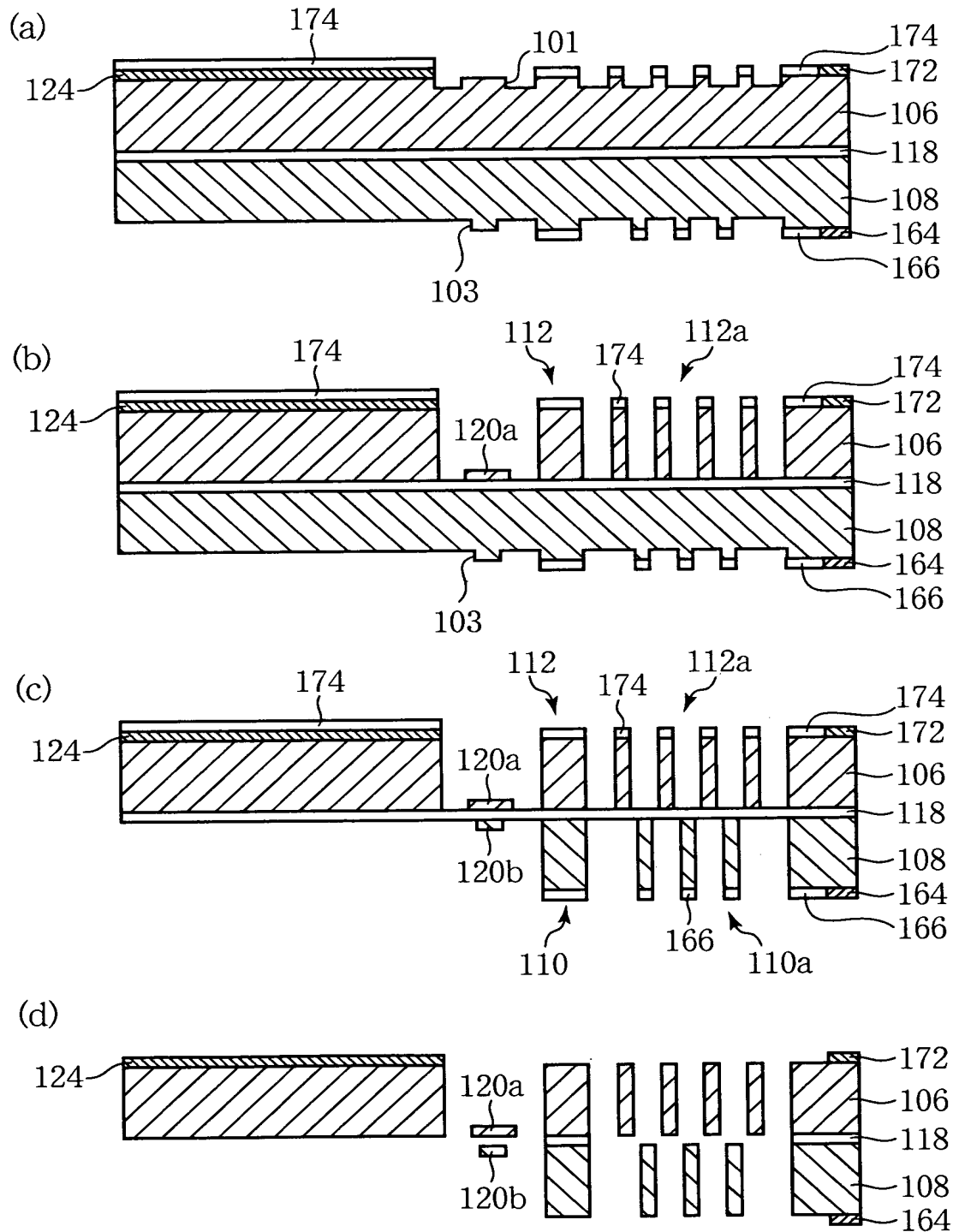
【図 27】

トーションバーを有する提案されている光スイッチの製造方法  
を示す工程断面図(その3)



【図 2 8】

トーションバーを有する提案されている光スイッチの製造方法  
を示す工程断面図(その4)



【書類名】 要約書

【要約】

【課題】 トーションバーを有するマイクロマシンを高い歩留りで製造し得るマイクロマシンの製造方法を提供する。

【解決手段】 第1の半導体基板6内に酸化膜54を埋め込む工程と、第1の半導体基板と第2の半導体基板8とを絶縁膜18を介して貼り合わせる工程と、第1の領域及び第1の領域の両側の第2の領域を開口する第1のマスク66を形成する工程と、第1のマスク66及び酸化膜54をマスクとして、第1の半導体基板をエッチングし、酸化膜と絶縁膜との間に、第1の半導体基板と一体に形成されたバネ部分20aを形成することにより、バネ部分を有するトーションバー16を形成する工程と、第1の領域及び第2の領域を開口する第2のマスク74を形成する工程と、第2のマスク74を用いて第2の半導体基板をエッチングする工程と、第1の領域及び第2の領域の絶縁膜18をエッチングする工程とを有している。

【選択図】 図9

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 2 2 3 ]

1. 変更年月日	1 9 9 6 年 3 月 2 6 日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号
氏 名	富士通株式会社